

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Makoto ONOZAWA, et al.

Application No.:

Group Art Unit:

Filed: March 12, 2004

Examiner:

For: PLASMA DISPLAY DEVICE

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s) herewith a certified copy of the following foreign application:

Japanese Patent Application No(s). 2003-138546

Filed: May 16, 2003

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing date(s) as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: March 12, 2004

By: 

H. J. Staas

Registration No. 22,010

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 5 月 1 6 日
Date of Application:

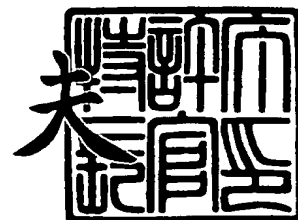
出 願 番 号 特 願 2 0 0 3 - 1 3 8 5 4 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 3 8 5 4 6]

出 願 人 富 士 通 日 立 プ ラ ズ マ デ ィ ス プ レ イ 株 式 会 社
Applicant(s):

2 0 0 4 年 1 月 1 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0300048

【提出日】 平成15年 5月16日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/28

【発明の名称】 プラズマディスプレイ装置

【請求項の数】 11

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 小野澤 誠

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 梅原 邦夫

【発明者】

【住所又は居所】 神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号 富士通日立
プラズマディスプレイ株式会社内

【氏名】 田中 晋介

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町 2 9 2 番地 株式会社日立
アドバンスデジタル内

【氏名】 黄木 英明

【特許出願人】

【識別番号】 599132708

【氏名又は名称】 富士通日立プラズマディスプレイ株式会社

【代理人】

【識別番号】 100090273

【弁理士】

【氏名又は名称】 國分 孝悦

【電話番号】 03-3590-8901

【手数料の表示】

【予納台帳番号】 035493

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0102492

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイ装置

【特許請求の範囲】

【請求項 1】 複数の X 電極と、

前記複数の X 電極に隣接して配置され、前記複数の X 電極との間に維持放電を発生させるための複数の Y 電極と、

前記複数の X 電極に維持放電電圧を印加するための X 電極駆動回路と、

前記複数の Y 電極に維持放電電圧を印加するための Y 電極駆動回路とを有し、

前記 X 電極駆動回路及び前記 Y 電極駆動回路は、

所定の隣接電極の放電パルスが同時に同方向に上昇又は下降する第 1 のサステイン駆動モードと、

すべての隣接電極の放電パルスが異なるタイミングで上昇又は下降する第 2 のサステイン駆動モードとを有するプラズマディスプレイ装置。

【請求項 2】 前記 X 電極駆動回路は、

前記複数の X 電極のうちの奇数電極に維持放電電圧を印加するための奇数 X 電極駆動回路と、

前記複数の X 電極のうちの偶数電極に維持放電電圧を印加するための偶数 X 電極駆動回路とを有し、

前記 Y 電極駆動回路は、

前記複数の Y 電極のうちの奇数電極に維持放電電圧を印加するための奇数 Y 電極駆動回路と、

前記複数の Y 電極のうちの偶数電極に維持放電電圧を印加するための偶数 Y 電極駆動回路とを有する請求項 1 記載のプラズマディスプレイ装置。

【請求項 3】 前記第 1 のサステイン駆動モードでは、前記奇数 X 電極駆動回路から出力される放電パルスが立上ると同時に前記偶数 Y 電極駆動回路から出力される放電パルスが立上り、その後、前記偶数 X 電極駆動回路から出力される放電パルスが立上ると同時に前記奇数 Y 電極駆動回路から出力される放電パルスが立上る請求項 2 記載のプラズマディスプレイ装置。

【請求項 4】 前記第 1 のサステイン駆動モードでは、前記奇数 X 電極駆動

回路から出力される放電パルスが立下ると同時に前記偶数 Y 電極駆動回路から出力される放電パルスが立下り、その後、前記偶数 X 電極駆動回路から出力される放電パルスが立下ると同時に前記奇数 Y 電極駆動回路から出力される放電パルスが立下る請求項 2 記載のプラズマディスプレイ装置。

【請求項 5】 さらに、周囲の明るさを検出するための周囲光検出手段を有し、

前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記周囲光検出手段によって検出された周囲光に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える請求項 1 記載のプラズマディスプレイ装置。

【請求項 6】 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、周囲の明るさが明るい時は前記第 1 のサステイン駆動モードで駆動し、周囲の明るさが暗い時は前記第 2 のサステイン駆動モードで駆動する請求項 5 記載のプラズマディスプレイ装置。

【請求項 7】 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える請求項 1 記載のプラズマディスプレイ装置。

【請求項 8】 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号を基に映像の解像度又は周波数成分を検出し、該解像度又は周波数成分に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える請求項 7 記載のプラズマディスプレイ装置。

【請求項 9】 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号を基に映像の周波数成分を検出し、高周波成分が所定値以上の場合は前記第 2 のサステイン駆動モードで駆動し、高周波成分が所定値より小さい場合は前記第 1 のサステイン駆動モードで駆動する請求項 8 記載のプラズマディスプレイ装置。

【請求項 10】 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号を基に映像の解像度を検出し、低解像度の場合は前記第 1 のサステイン駆動モードで駆動し、高解像度の場合は前記第 2 のサステイン駆動モードで駆動する請求項 8 記載のプラズマディスプレイ装置。

【請求項 11】 さらに、周囲の明るさを検出するための周囲光検出手段と

入力映像信号を検出する映像信号検出手段とを有し、

前記検出された周囲の明るさ及び／又は入力映像信号に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える請求項 1 記載のプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイ装置に関する。

【0002】

【従来の技術】

図 34 は、プラズマディスプレイ装置の基本構成を示す図である。制御回路部 1101 は、アドレスドライバ 1102、維持電極（X 電極）サステイン（維持放電）回路 1103、スキャン電極（Y 電極）サステイン回路 1104、及びスキャンドライバ 1105 の制御を行う。

【0003】

アドレスドライバ 1102 は、アドレス電極 A1, A2, A3, … に所定の電圧を供給する。以下、アドレス電極 A1, A2, A3, … の各々を又はそれらの総称を、アドレス電極 A_j といい、j は添え字を意味する。

【0004】

スキャンドライバ 1105 は、制御回路部 1101 及びスキャン電極サステイン回路 1104 の制御に応じて、スキャン電極 Y1, Y2, Y3, … に所定の電圧を供給する。以下、スキャン電極 Y1, Y2, Y3, … の各々を又はそれらの総称を、スキャン電極 Y_i といい、i は添え字を意味する。

【0005】

維持電極サステイン回路 1103 は、維持電極 X1, X2, X3, … にそれぞれ同一の電圧を供給する。以下、維持電極 X1, X2, X3, … の各々を又はそれらの総称を、維持電極 X_i といい、i は添え字を意味する。各維持電

極 X_i は相互接続され、同一の電圧レベルを有する。

【0006】

表示領域 1107 では、スキャン電極 Y_i 及び維持電極 X_i が水平方向に並列に延びる行を形成し、アドレス電極 A_j が垂直方向に延びる列を形成する。スキャン電極 Y_i 及び維持電極 X_i は、垂直方向に交互に配置される。リブ 1106 は、各アドレス電極 A_j 間に設けられるストライプリブ構造を有する。

【0007】

スキャン電極 Y_i 及びアドレス電極 A_j は、 i 行 j 列の 2 次元行列を形成する。表示セル C_{ij} は、スキャン電極 Y_i 及びアドレス電極 A_j の交点並びにそれに対応して隣接する維持電極 X_i により形成される。この表示セル C_{ij} が画素に対応し、表示領域 1107 は 2 次元画像を表示することができる。

【0008】

図 35 (A) は、図 34 の表示セル C_{ij} の断面構成を示す図である。維持電極 X_i 及びスキャン電極 Y_i は、前面ガラス基板 1211 上に形成されている。その上には、放電空間 1217 に対し絶縁するための誘電体層 1212 が被着されるとともに、更にその上に MgO (酸化マグネシウム) 保護膜 1213 が被着されている。

【0009】

一方、アドレス電極 A_j は、前面ガラス基板 1211 と対向して配置された背面ガラス基板 1214 上に形成され、その上には誘電体層 1215 が被着され、更にその上に蛍光体が被着されている。 MgO 保護膜 1213 と誘電体層 1215 との間の放電空間 1217 には、 $Ne + Xe$ ペニングガス等が封入されている。

【0010】

図 35 (B) は、交流駆動型プラズマディスプレイの容量 C_p を説明するための図である。容量 C_a は、維持電極 X_i とスキャン電極 Y_i との間の放電空間 1217 の容量である。容量 C_b は、維持電極 X_i とスキャン電極 Y_i との間の誘電体層 1212 の容量である。容量 C_c は、維持電極 X_i とスキャン電極 Y_i との間の前面ガラス基板 1211 の容量である。これらの容量 C_a , C_b , C_c の

合計によって、電極 X_i 及び Y_i 間の容量が決まる。

【0011】

図35 (C) は、交流駆動型プラズマディスプレイの発光を説明するための図である。リブ1216の内面には、赤、青、緑色の蛍光体1218がストライプ状に各色毎に配列、塗付されており、維持電極 X_i 及びスキャン電極 Y_i の間の放電によって蛍光体1218を励起して光1221が生成されるようになっている。

【0012】

図36は、画像の1フレームFRの構成図である。画像は、例えば60フレーム/秒で形成される。1フレームFRは、第1のサブフレームSF1、第2のサブフレームSF2、・・・、第nのサブフレームSF_nにより形成される。このnは、例えば10であり、階調ビット数に相当する。サブフレームSF1、SF2等の各々を又はそれらの総称を、以下、サブフレームSFという。

【0013】

各サブフレームSFは、リセット期間 T_r 、アドレス期間 T_a 、及びサステイン期間（維持放電期間） T_s により構成される。リセット期間 T_r では、表示セルの初期化を行う。アドレス期間 T_a では、アドレス指定により各表示セルの点灯又は非点灯を選択することができる。選択されたセルはサステイン期間 T_s で発光を行う。各SFにおいて発光回数（時間）が異なる。これにより、階調値を決めることができる。

【0014】

図37は、プログレッシブ方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示す。時刻 t_1 で、維持電極 X_{n-1} 、 X_n 、 X_{n+1} に陽極電位 V_{s1} を印加し、スキャン電極 Y_{n-1} 、 Y_n 、 Y_{n+1} に陰極電位 V_{s2} を印加する。これにより、維持電極 X_{n-1} とスキャン電極 Y_{n-1} の間、維持電極 X_n とスキャン電極 Y_n の間、維持電極 X_{n+1} とスキャン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電1410が行われる。

【0015】

次に、時刻 t_2 で、維持電極 X_{n-1} 、 X_n 、 X_{n+1} に陰極電位 V_{s2} を印

加し、スキャン電極 Y_{n-1} , Y_n , Y_{n+1} に陽極電位 V_{s1} を印加する。これにより、維持電極 X_{n-1} とスキャン電極 Y_{n-1} の間、維持電極 X_n とスキャン電極 Y_n の間、維持電極 X_{n+1} とスキャン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 1410 が行われる。

【0016】

次に、時刻 t_3 では、時刻 t_1 と同様の電位を印加することにより維持放電 1410 を行い、時刻 t_4 では、時刻 t_2 と同様の電位を印加することにより維持放電 1410 を行う。

【0017】

図38は、ALIS (Alternate Lighting of Surfaces) 方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示す。時刻 t_1 で、奇数行の維持電極 X_{n-1} , X_{n+1} に陽極電位 V_{s1} を印加し、奇数行のスキャン電極 Y_{n-1} , Y_{n+1} に陰極電位 V_{s2} を印加する。そして、偶数行の維持電極 X_n に陰極電位 V_{s2} を印加し、偶数行のスキャン電極 Y_n に陽極電位 V_{s1} を印加する。これにより、維持電極 X_{n-1} とスキャン電極 Y_{n-1} の間、維持電極 X_n とスキャン電極 Y_n の間、維持電極 X_{n+1} とスキャン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 1510 が行われる。

【0018】

次に、時刻 t_2 で、奇数行の維持電極 X_{n-1} , X_{n+1} に陰極電位 V_{s2} を印加し、奇数行のスキャン電極 Y_{n-1} , Y_{n+1} に陽極電位 V_{s1} を印加する。そして、偶数行の維持電極 X_n に陽極電位 V_{s1} を印加し、偶数行のスキャン電極 Y_n に陰極電位 V_{s2} を印加する。これにより、維持電極 X_{n-1} とスキャン電極 Y_{n-1} の間、維持電極 X_n とスキャン電極 Y_n の間、維持電極 X_{n+1} とスキャン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 1510 が行われる。

【0019】

次に、時刻 t_3 では、時刻 t_1 と同様の電位を印加することにより維持放電 1510 を行い、時刻 t_4 では、時刻 t_2 と同様の電位を印加することにより維持放電 1510 を行う。

【0020】

上記のALIS方式は、下記の特許文献1にも記載されている。また、下記の特許文献2及び3が公開されている。

【0021】

【特許文献1】

特許第2801893号公報

【特許文献2】

特許第3201603号公報

【特許文献3】

特開2003-15585号公報

【0022】

【発明が解決しようとする課題】

プラズマディスプレイの高精細化が進むにつれ、隣接している電極間の距離が縮まる。これにより放電空間を構成している維持電極 X_n とスキャン電極 Y_n に対し、隣接して配置されているスキャン電極 Y_{n-1} と維持電極 X_{n+1} の距離がそれぞれ短くなる。

【0023】

そのため維持電極 X_n とスキャン電極 Y_n 間で放電する際、それぞれスキャン電極 Y_{n-1} 又は維持電極 X_{n+1} に電子の拡散(移動)が生じやすく、維持電極 X_{n-1} とスキャン電極 Y_{n-1} 、又は維持電極 X_{n+1} とスキャン電極 Y_{n+1} で構成されている隣接表示セルが、本来、消灯時に点灯、又は点灯時に放電が維持できず消灯という誤表示が生じやすい。

【0024】

本発明の目的は、隣接する表示セルの影響を少なくすることにより、安定した維持放電を行うことができる高画質表示モード、低電力で維持放電を行うことができる低電力表示モード、及び／又は高輝度で維持放電を行うことができる高輝度表示モードを有するプラズマディスプレイ装置を提供することである。

【0025】

【課題を解決するための手段】

本発明の一観点によれば、複数のX電極と、複数のX電極に隣接して配置され、複数のX電極との間に維持放電を発生させるための複数のY電極と、複数のX電極に維持放電電圧を印加するためのX電極駆動回路と、複数のY電極に維持放電電圧を印加するためのY電極駆動回路とを有するプラズマディスプレイ装置が提供される。X電極駆動回路及びY電極駆動回路は、所定の隣接電極の放電パルスが同時に同方向に上昇又は下降する第1のサステイン駆動モードと、すべての隣接電極の放電パルスが異なるタイミングで上昇又は下降する第2のサステイン駆動モードとを有する。

【0026】

第2のサステイン駆動モードでは、維持放電を行うX電極及びY電極上の電荷が隣接電極へ拡散することを防ぐことができるので、誤表示をなくし、高画質表示を行うことができる。第1のサステイン駆動モードでは、第2のサステイン駆動モードと同じ放電パルス数で駆動すると低電力表示を行うことができ、第2のサステイン駆動モードと同じ消費電力で駆動すると、放電パルス数が増加し、高輝度表示を行うことができる。

【0027】

【発明の実施の形態】

(第1の実施形態)

図1は、本発明の第1の実施形態によるプラズマディスプレイ装置の構成を示す図である。制御回路部101は、アドレスドライバ102、維持電極(X電極)サステイン回路103a、103b、スキャン電極(Y電極)サステイン回路104a、104b、及びスキンドライバ105a、105bの制御を行う。

【0028】

アドレスドライバ102は、アドレス電極A1、A2、A3、・・・に所定の電圧を供給する。以下、アドレス電極A1、A2、A3、・・・の各々を又はそれらの総称を、アドレス電極A_jといい、jは添え字を意味する。

【0029】

第1のスキンドライバ105aは、制御回路部101及び第1のスキャン電極サステイン回路104aの制御に応じて、奇数行のスキャン電極(第1の放電

電極) Y 1, Y 3, . . . に所定の電圧を供給する。第 2 のスキヤンドライバ 105b は、制御回路部 101 及び第 2 のスキヤン電極サステイン回路 104b の制御に応じて、偶数行のスキヤン電極 Y 2, Y 4, . . . に所定の電圧を供給する。以下、スキヤン電極 Y 1, Y 2, Y 3, . . . の各々を又はそれらの総称を、スキヤン電極 Y i といい、i は添え字を意味する。

【0030】

第 1 の維持電極サステイン回路 103a は、奇数行の維持電極（第 2 の放電電極）X 1, X 3, . . . にそれぞれ同一の電圧を供給する。第 2 の維持電極サステイン回路 103b は、偶数行の維持電極 X 2, X 4, . . . にそれぞれ同一の電圧を供給する。以下、維持電極 X 1, X 2, X 3, . . . の各々を又はそれらの総称を、維持電極 X i といい、i は添え字を意味する。

【0031】

表示領域 107 では、スキヤン電極 Y i 及び維持電極 X i が水平方向に並列に延びる行を形成し、アドレス電極 A j が垂直方向に延びる列を形成する。スキヤン電極 Y i 及び維持電極 X i は、垂直方向に交互に隣接して配置される。リブ 106 は、各アドレス電極 A j 間に設けられるストライプリブ構造を有する。

【0032】

スキヤン電極 Y i 及びアドレス電極 A j は、i 行 j 列の 2 次元行列を形成する。表示セル C i j は、スキヤン電極 Y i 及びアドレス電極 A j の交点並びにそれに対応して隣接する維持電極 X i により形成される。この表示セル C i j が画素に対応し、表示領域 107 は 2 次元画像を表示することができる。表示セル C i j の構成は、上記の図 35 (A) ~ (C) と同じである。また、画像のフレームは、上記の図 36 の説明と同じである。

【0033】

このプラズマディスプレイ装置では、高画質モード 114 と低電力モード 115 を切り換えるモード切換スイッチ 112 を設けている。このスイッチ 112 により、ユーザが上記 2 モードを切り換えることができる。上記スイッチ 112 は、リレー、半導体素子、リモコン等のハードウェアで構成しても良いし、プログラムの判定文等のソフトウェアで構成しても良い。操作子 113 により、スイッ

チ 112 を切り換えるようにしてもよい。上記モード切換スイッチ 112 で選択された結果はマイコン 111 へ送られる。マイコン 111 は、上記選択結果に基づいて、制御回路部 101 を制御している。

【0034】

上記モード切換スイッチ 112 にて、高画質モード 114 が選択された場合、制御回路部 101 から出力される信号によって、維持電極サステイン回路 103 a、維持電極サステイン回路 103 b、スキャン電極サステイン回路 104 a、スキャン電極サステイン回路 104 b は、高画質モード（第 2 のサステイン駆動モード）で動作する。高画質モードでは、図 2 に示すように、すべての隣接電極の維持放電パルスが異なるタイミングで上昇（立上り）又は下降（立下り）を繰り返す。この高画質モードを用いることにより、維持放電を行う維持電極及びサステイン電極上の電荷が隣接電極へ拡散することを防ぐことができるので、高精細な映像をノイズ等が少ない高画質で表示することが可能となる。この詳細な説明は、後に図 12 等を参照しながら説明する。また、図 2 の維持放電パルスの詳細も、後に説明する。

【0035】

一方、上記モード切換スイッチ 112 にて、低電力モード 115 が選択された場合、制御回路部 101 から出力される信号によって、維持電極サステイン回路 103 a、維持電極サステイン回路 103 b、スキャン電極サステイン回路 104 a、スキャン電極サステイン回路 104 b は、低電力モード（第 1 のサステイン駆動モード）で動作する。低電力モードでは、図 3 に示すように、所定の隣接電極の維持放電パルスが同時に同方向に上昇（立上り）又は下降（立下り）する。例えば、スキャン電極 Y_{n-1} と維持電極 X_n の維持放電パルスが同時に立上り、その後に同時に立下る。このように、隣接電極間で同時に同方向に電圧が変化する場合、隣接電極間の容量を介して流れる電流は少ない。よって、隣接電極間の容量の充放電によって生じる電力損失も小さい。なお、図 3 の維持放電パルスの詳細は、後に説明する。

【0036】

高画質モードでは、図 2 に示すように、隣接電極間における維持放電パルスの

立上り又は立下りのタイミングがずれているため、隣接電極間の容量を充放電する電荷量が増加する。この結果、維持電極サステイン回路 103a, 103b 及びスキャン電極サステイン回路 104a, 104b の電力増加につながり、低電力モードに比べて消費電力が大きくなる。これに対して、低電力モードでは、図 3 に示すように、例えば、スキャン電極 Y_{n-1} と維持電極 X_n の維持放電パルスが同時に立上り、その後に同時に立下る。この場合、隣接電極間の電位差がないので、隣接電極間の容量を介して電流は流れず、消費電力を小さくすることができる。

【0037】

本実施形態を用いることにより、プラズマディスプレイ装置のユーザ側の選択に合わせ、消費電力の小さい低電力モード（第 1 のサステイン駆動モード）と高画質表示が可能な高画質モード（第 2 のサステイン駆動モード）を切り換えて使用することができる。

【0038】

なお、本実施形態では第 1 のサステイン駆動モード（低電力モード）と第 2 のサステイン駆動モード（高画質モード）の両者において、最大負荷（白画面表示）時の維持放電パルス数は同等になるように設定される。

【0039】

図 2 は、図 1 の高画質モード 114 のサステイン期間 T_s （図 36）の維持放電パルスを示す。維持放電パルスの 1 サイクルは、期間 T_A 及び期間 T_B からなり、そのサイクルを繰り返す。

【0040】

期間 T_A について説明する。まず、時刻 t_1 で、奇数行の維持電極 X_{n-1} , X_{n+1} に陰極電位 V_{s2} を印加し、奇数行のスキャン電極 Y_{n-1} , Y_{n+1} の陰極電位 V_{s2} を維持する。そして、偶数行の維持電極 X_n の陽極電位 V_{s1} を維持し、偶数行のスキャン電極 Y_n の陰極電位 V_{s2} を維持する。

【0041】

次に、時刻 t_2 で、奇数行のスキャン電極 Y_{n-1} , Y_{n+1} に陽極電位 V_{s1} を印加する。これにより、維持電極 X_{n-1} とスキャン電極 Y_{n-1} の間、維

持電極 X_{n+1} とスキャン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 DE 1 が行われる。

【0042】

次に、時刻 t_3 で、偶数行の維持電極 X_n に陰極電位 V_{s2} を印加する。次に、時刻 t_4 で、偶数行のスキャン電極 Y_n に陽極電位 V_{s1} を印加する。これにより、維持電極 X_n とスキャン電極 Y_n の間に高電圧が印加されて維持放電 DE 2 が行われる。ここで、期間 TE は、奇数行のスキャン電極 Y_{n-1} と偶数行の維持電極 X_n が共に陽極電位 V_{s1} である時間であり、500 ns 以下にする必要がある。

【0043】

次に、時刻 t_5 で、偶数行のスキャン電極 Y_n に陰極電位 V_{s2} を印加する。次に、時刻 t_6 で、偶数行の維持電極 X_n に陽極電位 V_{s1} を印加する。これにより、維持電極 X_n とスキャン電極 Y_n の間に高電圧が印加されて維持放電 DE 3 が行われる。

【0044】

次に、時刻 t_7 で、奇数行のスキャン電極 Y_{n-1} 、 Y_{n+1} に陰極電位 V_{s2} を印加する。次に、時刻 t_8 で、奇数行の維持電極 X_{n-1} 、 X_{n+1} に陽極電位 V_{s1} を印加する。これにより、維持電極 X_{n-1} とスキャン電極 Y_{n-1} の間、維持電極 X_{n+1} とスキャン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 DE 4 が行われる。

【0045】

期間 TB では、期間 TA に対して、奇数行の維持電極 X_{n-1} 、 X_{n+1} の電圧波形と偶数行の維持電極 X_n の電圧波形とを入れ替え、奇数行のスキャン電極 Y_{n-1} 、 Y_{n+1} の電圧波形と偶数行のスキャン電極 Y_n の電圧波形とを入れ替える。

【0046】

図 3 は、図 1 の低電力モード 115 のサステイン期間 T_s (図 36) の維持放電パルスを示す。この維持放電パルスは、上記の図 38 と同様である。まず、時刻 t_1 で、奇数行の維持電極 X_{n-1} 、 X_{n+1} に陰極電位 V_{s2} を印加し、奇

数行のスクラン電極 Y_{n-1} , Y_{n+1} に陽極電位 V_{s1} を印加する。そして、偶数行の維持電極 X_n に陽極電位 V_{s1} を印加し、偶数行のスクラン電極 Y_n に陰極電位 V_{s2} を印加する。これにより、維持電極 X_{n-1} とスクラン電極 Y_{n-1} の間、維持電極 X_n とスクラン電極 Y_n の間、維持電極 X_{n+1} とスクラン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 DE が行われる。

【0047】

次に、時刻 t_2 で、奇数行の維持電極 X_{n-1} , X_{n+1} に陽極電位 V_{s1} を印加し、奇数行のスクラン電極 Y_{n-1} , Y_{n+1} に陰極電位 V_{s2} を印加する。そして、偶数行の維持電極 X_n に陰極電位 V_{s2} を印加し、偶数行のスクラン電極 Y_n に陽極電位 V_{s1} を印加する。これにより、維持電極 X_{n-1} とスクラン電極 Y_{n-1} の間、維持電極 X_n とスクラン電極 Y_n の間、維持電極 X_{n+1} とスクラン電極 Y_{n+1} の間に、それぞれ高電圧が印加されて維持放電 DE が行われる。以上の動作を 1 サイクル TT として、以後、繰り返す。

【0048】

(第2の実施形態)

図4は、本発明の第2の実施形態によるプラズマディスプレイ装置の構成を示す図である。本実施形態は、第1の実施形態(図1)と基本的な構成は同じであるので、異なる点を説明する。

【0049】

本実施形態では、高画質モード 114 と高輝度モード 116 を切り換えるモード切換スイッチ 112 を設けている。また、電源回路 117 は、電源電流検出回路 118 を介して、維持電極サステイン回路 103a, 103b 及びスクラン電極サステイン回路 104a, 104b へ維持放電電圧 V_s を供給している。電源電流検出回路 118 では、維持電極サステイン回路 103a, 103b 及びスクラン電極サステイン回路 104a, 104b へ供給する電源電流 I_s を検出し、検出結果をマイコン 111 へ供給している。マイコン 111 は、上記電源電流 I_s の検出結果に基づいて、上記電源電流 I_s が所定値以下となるように、制御回路部 101 によって設定される維持放電パルス数を制御している。

【0050】

上記モード切換スイッチ 112 によって、高画質モード 114 と高輝度モード 116 をユーザ側が切換可能としている。例えば、高画質モード 114 が選択された場合、選択結果はマイコン 111 へ伝送され、マイコン 111 によって制御回路部 101 を制御し、図 2 の維持放電パルスとなるように設定している。

【0051】

これに対し、高輝度モード 116 が選択された場合、選択結果はマイコン 111 へ伝送され、マイコン 111 は制御回路部 101 を制御し、図 3 の維持放電パルスとなるように設定している。図 3 に示すように、高輝度モード 116 における動作波形は、図 1 に示した低電力モード 115 における動作波形と同様であり、所定の隣接電極で同時に立上り及び立下りを繰り返す。高輝度モード 116 の動作波形では、隣接されたサステイン電極 Y_{n-1} と維持電極 X_n とで、同時に立上り及び立下りを繰り返している。この結果、隣接電極間容量を介して流れる充放電電流を低減できる。よって、図 2 に示した高画質モードに比べ、維持放電パルス数当たりの消費電力を小さくすることができる。

【0052】

電源電流検出回路 118 とマイコン 111 の働きによって、電源電流 I_s が所定値以下となるように維持放電パルス数を制御しているため、所定維持放電パルス数当たりの消費電力が小さい高輝度モード 116 の方が、高画質モード 114 に比べ、最大電流時（全白表示等の最大負荷時）における維持放電パルス数を多くすることができる。よって、高輝度モード 116 の方が、高画質モード 114 に比べ、全白表示等の最大負荷時における画像の輝度を高くすることができる。

【0053】

本実施形態を用いることにより、プラズマディスプレイ装置のユーザ側の選択に合わせ、高輝度表示が可能な高輝度モードと、高画質表示が可能な高画質モードを切り換えて使用することができる。よって、周囲の明るさや表示する画像の精細度等に合わせ、高輝度モードと高画質モードを選択することができる。

【0054】

図 5 は、図 4 の電源電流検出回路 118 の構成例を示す。端子 119 は図 4 の電源回路 117 に接続され、端子 120 は図 4 のサステイン回路 103 a, 10

3b, 104a, 104bに接続される。抵抗122は、端子119及び端子120間に接続され、電源電流 I_s が流れる。差動回路123は、反転端子が端子120に接続され、非反転端子が端子119に接続され、差動信号（電源電流 I_s に相当する電圧）を端子121を介して図4のマイコン111に出力する。例えば、単位時間当たりの平均電源電流 I_s が所定値以下になるように維持放電パルス数を制御する。なお、電流の代わりに、電力を検出して、維持放電パルス数を制御してもよい。

【0055】

図6は、図4の高画質モード114における維持電極X、スキャン電極Y及びアドレス電極Aの電圧波形を示す。図36に対応し、サブフレームSF1及びSF2を示す。各サブフレームは、リセット期間 T_r 、アドレス期間 T_a 、及びサステイン期間（維持放電期間） T_s により構成される。サステイン期間 T_s において、期間 T_1 にて高画質モードの維持放電パルス（図2）が生成される。

【0056】

図7は、図4の高輝度モード116における維持電極X、スキャン電極Y及びアドレス電極Aの電圧波形を示す。図7は、図6と基本的には同じであるが、サステイン期間 T_s において、期間 T_2 にて高輝度モードの維持放電パルス（図3）が生成される。高輝度モードの維持放電パルス期間 T_2 は、図6の高画質モードの維持放電パルス期間 T_1 よりも長い。すなわち、図7の高輝度モードは、図6の高画質モードよりも維持放電パルス数が多い。なお、高輝度モード及び高画質モードは、消費電力が同じになるように、維持放電パルス数が制御されている。

【0057】

（第3の実施形態）

図8は、本発明の第3の実施形態によるプラズマディスプレイ装置の構成を示す図である。本実施形態は、第2の実施形態（図4）と基本的な構成は同じであるので、異なる点を説明する。

【0058】

本実施形態では、モード切換スイッチ112によって、高画質モード114と

低電力モード 115 と高輝度モード 116 の 3 モードを、ユーザ側が切換可能としている。高画質モード 114 では、図 2 に示した維持放電パルスで動作し、低電力モード 115 と高輝度モード 116 では、図 3 に示した維持放電パルスで動作する。低電力モード 115 では、図 6 に示すように、最大負荷時の維持放電パルス数 T_1 が高画質モード 116 と同じになるように設定されている。また、高輝度モード 116 では、図 7 に示すように、電源電流 I_s が所定値以下となる条件で、最大負荷時の維持放電パルス数 T_2 が高画質モード 116 のパルス数 T_1 より多くなるように設定されている。

【0059】

本実施形態を用いることにより、周囲の明るさ、表示画像の精細度等を考慮し、適切なモードをユーザ側が選択可能となる。

【0060】

(第 4 の実施形態)

図 9 は、本発明の第 4 の実施形態によるプラズマディスプレイ装置の構成を示す図である。本実施形態は、第 3 の実施形態 (図 8) と基本的な構成は同じであるので、異なる点を説明する。

【0061】

本実施形態では、周囲の明るさを検出するための明るさ検出回路 124 を備え、周囲の明るさに応じ、モード切換スイッチ 112 を自動的に切り換えている。この結果、プラズマディスプレイ装置の周囲が明るい場合には、高輝度モード (第 1 のサステイン駆動モード) 116 が自動的に選択され、プラズマディスプレイ装置の周囲が暗い場合には、高画質モード (第 2 のサステイン駆動モード) 114 が自動的に選択される。各モードにおける動作については、上記第 3 の実施形態と同じである。

【0062】

なお、このプラズマディスプレイ装置では、周囲の明るさを検出する明るさ検出回路 124 の検出結果をモード切換スイッチ 112 へ供給しているが、一度、マイコン 111 へ供給して処理を行い、マイコン 111 がモード切換スイッチ 112 を切り換えても良い。明るさ検出回路 124 は、例えばフォトトランジスタ

を用いて構成することができる。

【0063】

本実施形態によるプラズマディスプレイ装置を用いることにより、周囲の明るさに応じ、自動的に適切な表示モード（サステイン駆動モード）の選択が可能となる。

【0064】

（第5の実施形態）

図10は、本発明の第5の実施形態によるプラズマディスプレイ装置の構成を示す図である。本実施形態は、第4の実施形態（図9）と基本的な構成は同じであるので、異なる点を説明する。

【0065】

本実施形態のプラズマディスプレイ装置では、周囲の明るさを検出する明るさ検出回路124の検出結果と、入力映像信号IMGを基に映像の周波数成分や解像度や輝度レベル等を検出する画像検出回路125の検出結果をマイコン111へ入力している。マイコン111は、上記検出結果を処理し、周囲の明るさ、表示画像の周波数成分、解像度（精細度）、輝度に応じ、高画質モード（第2のサステイン駆動モード）114と高輝度モード（第1のサステイン駆動モード）116を自動的に切り換えている。

【0066】

例えば、入力映像信号IMGを基に映像の周波数成分を検出し、高周波成分が所定値以上の場合は映像が細かいので高画質モード114で駆動し、高周波成分が所定値より小さい場合は映像が粗いので高輝度モード116で駆動する。

【0067】

また、入力映像信号IMGを基に映像の解像度を検出し、低解像度の場合は高輝度モード116で駆動し、高解像度の場合は高画質モード114で駆動する。解像度を検出するには、例えば、水平同期信号の数をカウントし、1画面のライン数を検出することにより行うことができる。

【0068】

また、入力映像信号IMGを基に映像の輝度レベルを検出し、高輝度レベルの

場合は高輝度モード 116 で駆動し、低輝度レベルの場合は高画質モード 114 で駆動する。

【0069】

この結果、本実施形態のプラズマディスプレイ装置では、周囲の明るさ、表示映像の周波数成分、解像度、輝度レベルを総合的に判断し、高画質モード（第2のサステイン駆動モード）114 と高輝度モード（第1のサステイン駆動モード）116 を自動的に選択することができる。また、マイコン 111 は、画像検出回路 125 の出力又は明るさ検出回路 124 の出力のいずれかを優先し、高画質モード 114 又は高輝度モード 116 を切り換えるようにしてもよい。

【0070】

なお、画像処理回路 126 は、入力映像信号 IMG を入力し、色調整及びコントラスト調整等の画像処理を行い、制御回路部 101 へ出力する。制御回路部 101 は、入力された映像信号を基に表示処理を行う。

【0071】

以下、上記の高画質モードの制御方法を詳細に説明する。

【0072】

（第6の実施形態）

図 11 は、プログレッシブ方式のプラズマディスプレイの断面図である。ガラス基板 201 上には、維持電極 X_{n-1} 及びスキャン電極 Y_{n-1} の表示セル、維持電極 X_n 及びスキャン電極 Y_n の表示セル、維持電極 X_{n+1} 及びスキャン電極 Y_{n+1} の表示セル等が形成される。各表示セルの間には、遮光体 203 が設けられる。誘電体層 202 は、遮光体 203 及び電極 X_i 、 Y_i を覆うように設けられる。保護膜 208 は、誘電体層 202 上に設けられる。

【0073】

ガラス基板 207 の下には、アドレス電極 206 及び誘電体層 205 が設けられる。放電空間 204 は、保護膜 208 及び誘電体層 205 の間に設けられ、 $Ne + Xe$ ペニングガス等が封入されている。表示セルでの放電光は、蛍光体 1218（図 35（C））に反射してガラス基板 201 を透過して表示される。

【0074】

プログレッシブ方式では、表示セルを構成する対となる電極 X_{n-1} , Y_{n-1} の間の間隔、電極 X_n , Y_n の間の間隔、電極 X_{n+1} , Y_{n+1} の間の間隔が狭く、放電が可能である。そして、異なる表示セルにまたがる電極 Y_{n-1} , X_n の間の間隔、電極 Y_n , X_{n+1} の間の間隔が広く、放電を行わない。すなわち、各電極は、その一方の隣の電極に対してのみ維持放電が可能である。

【0075】

プラズマディスプレイが表示する画像のフレームは、上記の図36と同じである。図36において、まず、リセット期間 T_r では、各スキャン電極 Y_i 及び維持電極 X_i 間に所定の電圧を印加して電荷の全面書き込み及び全面消去を行い、前回の表示内容を消去して所定の壁電荷を形成する。

【0076】

次に、アドレス期間 T_a では、アドレス電極 A_j に正電位のパルス（点灯選択電圧）を印加し、所望のスキャン電極 Y_i に、順次スキャンで、陰極電位 V_{s2} のパルスを印加する。これらパルスにより、アドレス電極 A_j とスキャン電極 Y_i との間でアドレス放電が行われ、表示セルのアドレス選択（点灯選択）がなされる。

【0077】

次に、サステイン期間（維持放電期間） T_s では、各維持電極 X_i と各スキャン電極 Y_i との間に所定の電圧を印加することにより、アドレス期間 T_a でアドレス選択した表示セルに対応する維持電極 X_i とスキャン電極 Y_i との間で維持放電を行い、発光する。

【0078】

図12は、プログレッシブ方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートである。電極 X_{n-1} , Y_{n-1} , X_n , Y_n , X_{n+1} , Y_{n+1} , X_{n+2} , Y_{n+2} 等が順に並んで設けられる。

【0079】

まず、時刻 $t_1 \sim t_2$ において、電極 X_n , Y_n 間及び電極 X_{n+2} , Y_{n+2} 間で第1の放電 DE_1 が行われる。次に、時刻 $t_3 \sim t_4$ において、電極 X_n

-1, Y_{n-1} 間及び電極 X_{n+1} , Y_{n+1} 間で第2の放電DE2が行われる。次に、時刻 $t_5 \sim t_6$ において、電極 X_{n-1} , Y_{n-1} 間及び電極 X_{n+1} , Y_{n+1} 間で第3の放電DE3が行われる。次に、時刻 $t_7 \sim t_8$ において、電極 X_n , Y_n 間及び電極 X_{n+2} , Y_{n+2} 間で第4の放電DE4が行われる。第1～第4の放電DE1～DE4を1サイクルとして維持放電を繰り返す。これにより、放電時の負の電荷（電子）の隣接電極への拡散を防ぐことができる。

【0080】

ここで、奇数行の維持電極 X_{n-1} , X_{n+1} 等には同じ電圧、偶数行の維持電極 X_n , X_{n+2} 等には同じ電圧、奇数行のスキャン電極 Y_{n-1} , Y_{n+1} 等には同じ電圧、偶数行のスキャン電極 Y_n , Y_{n+2} 等には同じ電圧が印加される。

【0081】

サステイン期間 T_s においては、サステイン期間 T_s において表示を行う複数の表示セルの電極対のうち、偶数番目の電極対と奇数番目の電極対の放電発光とを、異なるタイミングにて行う。例えば、奇数番目の電極対では放電DE1及びDE4を行い、偶数番目の電極対ではそれと異なるタイミングで放電DE2及びDE3を行う。

【0082】

また、偶数番目の電極対と奇数番目の電極対のうちの一方の放電発光を先行させ、次いで他方の放電発光を実施する。その際、上記一方の電極対における印加電圧は、該一方の電極対における放電発光の開始から該他方の電極対における放電発光の終了まで維持される。

【0083】

(第1の放電)

図13(A)～(C)は、図12の第1の放電DE1の条件を説明するための図である。アドレス期間 T_a (図36)にて電極 X_n 及び電極 Y_n の表示セルをアドレス選択（点灯選択）し、サステイン期間 T_s (図36)にて電極 X_n に陰極電圧 V_{s2} 、電極 Y_n に陽極電圧 V_{s1} を印加することにより電極 X_n 及び Y_n 間で放電する。この時、電極 X_{n-1} 及び Y_{n-1} の表示セルがアドレス選択

されていれば、隣接電極 Y_{n-1} には正の壁電荷が形成され、電極 X_{n+1} 及び Y_{n+1} の表示セルがアドレス選択されていれば、隣接電極 X_{n+1} には負の壁電荷が形成されている。奇数行の維持電極 X_{n-1} 及び X_{n+1} には同じ電圧、奇数行のスキャン電極 Y_{n-1} 及び Y_{n+1} には同じ電圧が印加される。

【0084】

図13 (A) は、電極 X_n 及び Y_n 間で放電する際、隣接電極 Y_{n-1} 及び X_{n+1} の電圧を $(V_{s1} + V_{s2}) / 2$ に設定した図である。この場合、電極 X_n 及び Y_n 上の壁電荷は、隣接電極 Y_{n-1} 又は X_{n+1} に拡散せず、誤表示を防止できる。

【0085】

図13 (B) は、電極 X_n 及び Y_n 間で放電する際、隣接電極 Y_{n-1} 及び X_{n+1} の電圧を陰極電圧 V_{s2} に設定した図である。この場合、隣接電極 X_{n+1} 上の負の壁電荷が電極 Y_n 上に拡散してしまう。したがって、隣接電極 X_{n+1} は陰極電圧 V_{s2} より大きくなければならない。一方、電極 X_n 及び Y_n 上の壁電荷は隣接電極 Y_{n-1} に拡散しない。したがって、隣接電極 Y_{n-1} は陰極電圧 V_{s2} 以上であればよい。

【0086】

図13 (C) は、電極 X_n 及び Y_n 間で放電する際、隣接電極 Y_{n-1} 及び X_{n+1} の電圧を陽極電圧 V_{s1} に設定した図である。この場合、隣接電極 X_n 上の負の壁電荷が隣接電極 Y_{n-1} 上に拡散してしまう。したがって、隣接電極 Y_{n-1} は陽極電圧 V_{s1} より小さくなければならない。一方、電極 X_{n+1} 上に負の電荷があれば、電極 X_n 上の負の壁電荷は電極 Y_n を介して電極 X_{n+1} 上に拡散しない。ただし、電極 X_{n+1} 及び Y_{n+1} の表示セルがアドレス選択されていなければ、電極 X_{n+1} 及び Y_{n+1} 上に壁電荷が存在しない。その場合、電極 X_n 上の負の壁電荷は電極 Y_n を介して電極 X_{n+1} 上に拡散してしまう。これにより、後に電極 X_{n+1} 及び Y_{n+1} の表示セルが誤点灯してしまうことがある。したがって、隣接電極 X_{n+1} は陽極電圧 V_{s1} より小さくなければならない。

【0087】

なお、同様に、図 13 (B) において、電極 X_{n-1} 及び Y_{n-1} の表示セルがアドレス選択されていなければ、電極 X_{n-1} 及び Y_{n-1} 上に壁電荷が存在しない。この場合も、電極 Y_n 上の正の壁電荷が電極 X_n を介して電極 Y_{n-1} に拡散するのではないかと考えられる。しかし、実際上は、正の壁電荷は、負の壁電荷よりも質量が大きいので、負の壁電荷に比べて拡散し難い。したがって、図 13 (B) では、電極 Y_n 上の正の壁電荷は、電極 X_n を介して電極 Y_{n-1} へ拡散することはない。

【0088】

以上の条件をまとめて説明する。電極 X_n に陰極電圧 V_{s2} 、電極 Y_n に陽極電圧 V_{s1} を印加し、電極 X_n 及び Y_n 間で放電させたとき、隣接電極 Y_{n-1} の印加電圧 V_{yn-1} は、以下の範囲で設定すればよい。例えば、図 12 では電圧 $V_{yn-1} = (V_{s1} + V_{s2}) / 2$ である。

$$V_{s2} \leq V_{yn-1} < V_{s1}$$

【0089】

また、隣接電極 X_{n+1} の印加電圧 V_{xn+1} は、以下の範囲で設定すればよい。例えば、図 12 では電圧 $V_{xn+1} = (V_{s1} + V_{s2}) / 2$ である。

$$V_{s2} < V_{xn+1} < V_{s1}$$

【0090】

上記のように、この時、隣接電極 X_{n-1} 、 Y_{n-1} 間がサステイン（維持放電）によって点灯する場合、電極 Y_{n-1} には電極 X_{n-1} 、 Y_{n-1} 間による前サステインによって生成された壁電荷の極性が正となる。また、同様に、隣接電極 X_{n+1} 、 Y_{n+1} 間がサステインによって点灯する場合、電極 X_{n+1} には電極 X_{n+1} 、 Y_{n+1} 間による前サステインによって生成された壁電荷の極性が負となる。このような維持放電電圧によって、電極 X_n 上の負の壁電荷は電極 Y_{n-1} 又は電極 X_{n+1} へ拡散しなくなる。

【0091】

(第 2 の放電)

図 14 (A) ~ (C) は、図 12 の第 2 の放電 DE 2 の条件を説明するための図である。アドレス期間 T_a (図 36) にて電極 X_{n-1} 及び電極 Y_{n-1} の表

示セルをアドレス選択（点灯選択）し、サステイン期間 T_s （図 36）にて電極 X_{n-1} に陰極電圧 V_{s2} 、電極 Y_{n-1} に陽極電圧 V_{s1} を印加することにより電極 X_{n-1} 及び Y_{n-1} 間で放電する。この時、電極 X_{n-2} 及び Y_{n-2} の表示セルがアドレス選択されていれば、電極 Y_{n-2} には負の壁電荷が形成され、電極 X_n 及び Y_n の表示セルがアドレス選択されていれば、電極 X_n には正の壁電荷が形成されている。偶数行の維持電極 X_{n-2} 及び X_n には同じ電圧、偶数行のスキャン電極 Y_{n-2} 及び Y_n には同じ電圧が印加される。

【0092】

図 14（A）は、電極 X_{n-1} 及び Y_{n-1} 間で放電する際、隣接電極 Y_{n-2} 及び X_n の電圧を $(V_{s1} + V_{s2}) / 2$ に設定した図である。この場合、電極 X_{n-1} 及び Y_{n-1} 上の壁電荷は、隣接電極 Y_{n-2} 又は X_n に拡散せず、誤表示を防止できる。

【0093】

図 14（B）は、電極 X_{n-1} 及び Y_{n-1} 間で放電する際、隣接電極 Y_{n-2} 及び X_n の電圧を陰極電圧 V_{s2} に設定した図である。この場合、電極 X_{n-1} 及び Y_{n-1} 上の電荷は電極 X_n 上に拡散しない。なお、電極 Y_{n-1} 及び X_n 上には共に正の壁電荷が形成されるので、電極 Y_{n-1} 及び X_n 間で電荷の移動はない。また、電極 X_n 及び Y_n の表示セルがアドレス選択されずに電極 X_n 及び Y_n 上に壁電荷が存在しない場合でも、電極 Y_{n-1} 上の正の壁電荷は電極 X_n 上に拡散しない。この時、電極 X_n 上に負の壁電荷が存在することはない。したがって、隣接電極 X_n は陰極電圧 V_{s2} 以上であればよい。一方、電極 X_{n-1} 及び Y_{n-1} 上の電荷は隣接電極 Y_{n-2} に拡散しない。なお、電極 Y_{n-1} 上の正の壁電荷は、負の壁電荷に比べて質量が大きいので、電極 Y_{n-1} 上の正の壁電荷は電極 X_{n-1} を介して電極 Y_{n-2} に拡散することはない。したがって、隣接電極 Y_{n-2} は陰極電圧 V_{s2} 以上であればよい。

【0094】

図 14（C）は、電極 X_{n-1} 及び Y_{n-1} 間で放電する際、隣接電極 Y_{n-2} 及び X_n の電圧を陽極電圧 V_{s1} に設定した図である。この場合、電極 X_{n-1} 及び Y_{n-1} 上の電荷は、隣接電極 Y_{n-2} に拡散しない。なお、電極 X_{n-1}

1 及び Y_{n-2} 上には共に負の壁電荷が形成されるので、電極 X_{n-1} 及び Y_{n-2} 間で電荷の移動はない。また、電極 X_{n-2} 及び Y_{n-2} の表示セルがアドレス選択されずに電極 X_{n-2} 及び Y_{n-2} 上に壁電荷が存在しなくても、電極 X_{n-1} 上の負の壁電荷は電極 Y_{n-2} 上に拡散しない。したがって、隣接電極 Y_{n-2} は陽極電圧 V_{s1} 以下であればよい。一方、電極 Y_{n-1} 及び X_n は同電位であるので、電極 X_{n-1} 上の負の壁電荷は電極 Y_{n-1} 及びその隣接電極 X_n に拡散してしまう。この際、電極 X_n 及び Y_n の表示セルのアドレス選択に応じて電極 X_n 上に正の壁電荷がある場合でもない場合でも、電極 X_{n-1} 上の負の壁電荷は電極 X_n 上に拡散してしまう。したがって、隣接電極 X_n は陽極電圧 V_{s1} より小さくしなければならない。

【0095】

以上の条件をまとめて説明する。電極 X_{n-1} に陰極電圧 V_{s2} 、電極 Y_{n-1} に陽極電圧 V_{s1} を印加し、電極 X_{n-1} 及び Y_{n-1} 間を放電させた時、電極 X_n の印加電圧 V_{xn} は、以下の範囲で設定すればよい。例えば、図 12 では電圧 $V_{xn} = V_{s2}$ である。

$$V_{s2} \leq V_{xn} < V_{s1}$$

【0096】

また、同様に、電極 X_{n-1} に陰極電圧 V_{s2} 、電極 Y_{n-1} に陽極電圧 V_{s1} を印加し、電極 X_{n-1} 及び Y_{n-1} 間を放電させた時、電極 Y_{n-2} (Y_n) の印加電圧 V_{yn} は、以下の範囲で設定すればよい。例えば、図 12 では電圧 $V_{yn} = V_{s1}$ である。

$$V_{s2} \leq V_{yn} \leq V_{s1}$$

【0097】

この時、電極 X_n 及び Y_n 間がサステイン（維持放電）によって点灯する場合、電極 X_n には電極 X_n 及び Y_n 間による前サステインによって生成された壁電荷の極性が正となり、電極 Y_n の壁電荷の極性は負となる。これによって、電極 X_{n-1} 上の負の壁電荷は電極 X_n 又は Y_{n-2} へ拡散しなくなる。

【0098】

(第3の放電)

図15 (A) ~ (C) は、図12の第3の放電DE3の条件を説明するための図である。アドレス期間 T_a (図36) にて電極 X_{n-1} 及び電極 Y_{n-1} の表示セルをアドレス選択 (点灯選択) し、サステイン期間 T_s (図36) にて電極 X_{n-1} に陽極電圧 V_{s1} 、電極 Y_{n-1} に陰極電圧 V_{s2} を印加することにより電極 X_{n-1} 及び Y_{n-1} 間で放電する。この時、電極 X_{n-2} 及び Y_{n-2} の表示セルがアドレス選択されていれば、電極 Y_{n-2} には負の壁電荷が形成され、電極 X_n 及び Y_n の表示セルがアドレス選択されていれば、電極 X_n には正の壁電荷が形成されている。偶数行の維持電極 X_{n-2} 及び X_n には同じ電圧、偶数行のスキャン電極 Y_{n-2} 及び Y_n には同じ電圧が印加される。

【0099】

図15 (A) は、電極 X_{n-1} 及び Y_{n-1} 間で放電する際、隣接電極 Y_{n-2} 及び X_n の電圧を $(V_{s1} + V_{s2}) / 2$ に設定した図である。この場合、電極 X_{n-1} 及び Y_{n-1} 上の壁電荷は、隣接電極 Y_{n-2} 又は X_n に拡散せず、誤表示を防止できる。

【0100】

図15 (B) は、電極 X_{n-1} 及び Y_{n-1} 間で放電する際、隣接電極 Y_{n-2} 及び X_n の電圧を陰極電圧 V_{s2} に設定した図である。この場合、電極 X_{n-1} 及び Y_{n-1} 上の電荷は電極 X_n 上に拡散しない。なお、電極 X_{n-1} 上の正の壁電荷は、負の壁電荷に比べて質量が大きいため、電極 X_{n-1} 上の正の壁電荷は電極 Y_{n-1} を介して電極 X_n に拡散することはない。したがって、隣接電極 X_n は陰極電圧 V_{s2} 以上であればよい。一方、電極 Y_{n-2} 上の負の壁電荷は、電極 X_{n-1} 上に拡散してしまう。したがって、隣接電極 Y_{n-2} は陰極電圧 V_{s2} より大きくなければならない。

【0101】

図15 (C) は、電極 X_{n-1} 及び Y_{n-1} 間で放電する際、隣接電極 Y_{n-2} 及び X_n の電圧を陽極電圧 V_{s1} に設定した図である。この場合、電極 Y_{n-1} 上の負の壁電荷は、隣接電極 X_n に拡散してしまう。したがって、隣接電極 X_n は陽極電圧 V_{s1} より小さくなければならない。一方、電極 Y_{n-2} 上に負の電荷があれば、電極 Y_{n-1} 上の負の壁電荷は電極 X_{n-1} を介して電極 Y_{n-1}

2 上に拡散しない。ただし、電極 X_{n-2} 及び Y_{n-2} の表示セルがアドレス選択されずに電極 X_{n-2} 及び Y_{n-2} 上に壁電荷が存在しない場合、電極 Y_{n-1} 上の負の壁電荷は電極 X_{n-1} を介して電極 Y_{n-2} 上に拡散してしまう。これにより、後に電極 X_{n-2} 及び Y_{n-2} の表示セルが誤点灯してしまうことがある。したがって、隣接電極 Y_{n-2} は陽極電圧 V_{s1} より小さくしなければならない。

【0102】

以上の条件をまとめて説明する。電極 X_{n-1} に陽極電圧 V_{s1} 、電極 Y_{n-1} に陰極電圧 V_{s2} を印加し、電極 X_{n-1} 及び Y_{n-1} 間を放電させた時、電極 X_n の印加電圧 V_{xn} は、以下の範囲で設定すればよい。例えば、図 12 では電圧 $V_{xn} = (V_{s1} + V_{s2}) / 2$ である。

$$V_{s2} \leq V_{xn} < V_{s1}$$

【0103】

また、同様に、電極 X_{n-1} に陽極電圧 V_{s1} 、電極 Y_{n-1} に陰極電圧 V_{s2} を印加し、電極 X_{n-1} 及び Y_{n-1} 間を放電させた時、電極 Y_n (Y_n) の印加電圧 V_{yn} は、以下の範囲で設定すればよい。例えば、図 12 では電圧 $V_{yn} = (V_{s1} + V_{s2}) / 2$ である。

$$V_{s2} < V_{yn} < V_{s1}$$

【0104】

この時、電極 X_n 及び Y_n 間がサステイン（維持放電）によって点灯する場合、電極 X_n には電極 X_n 及び Y_n 間による前サステインによって生成された壁電荷の極性が正となり、電極 Y_n の壁電荷の極性は負となる。これによって、電極 Y_{n-1} 上の負の壁電荷は電極 X_n 又は Y_{n-2} へ拡散しなくなる。

【0105】

(第 4 の放電)

図 16 (A) ~ (C) は、図 12 の第 4 の放電 DE 4 の条件を説明するための図である。アドレス期間 T_a (図 36) にて電極 X_n 及び電極 Y_n の表示セルをアドレス選択（点灯選択）し、サステイン期間 T_s (図 36) にて電極 X_n に陽極電圧 V_{s1} 、電極 Y_n に陰極電圧 V_{s2} を印加することにより電極 X_n 及び Y_n

n 間で放電する。この時、電極 X_{n-1} 及び Y_{n-1} の表示セルがアドレス選択されていれば、隣接電極 Y_{n-1} には正の壁電荷が形成され、電極 X_{n+1} 及び Y_{n+1} の表示セルがアドレス選択されていれば、隣接電極 X_{n+1} には負の壁電荷が形成されている。

【0106】

図16 (A) は、電極 X_n 及び Y_n 間で放電する際、隣接電極 Y_{n-1} 及び X_{n+1} の電圧を $(V_{s1} + V_{s2}) / 2$ に設定した図である。この場合、電極 X_n 及び Y_n 上の壁電荷は、隣接電極 Y_{n-1} 又は X_{n+1} に拡散せず、誤表示を防止できる。

【0107】

図16 (B) は、電極 X_n 及び Y_n 間で放電する際、隣接電極 Y_{n-1} 及び X_{n+1} の電圧を陰極電圧 V_{s2} に設定した図である。この場合、電極 X_n 及び Y_n 上の電荷は電極 X_{n+1} 上に拡散しない。なお、電極 X_n 上の正の壁電荷は、負の壁電荷に比べて質量が大きいので、電極 X_n 上の正の壁電荷は電極 Y_n を介して電極 X_{n+1} に拡散することはない。したがって、隣接電極 X_{n+1} は陰極電圧 V_{s2} 以上であればよい。一方、電極 X_n 及び Y_n 上の電荷は電極 Y_{n-1} 上に拡散しない。なお、電極 Y_{n-1} 上の壁電荷の極性は正であるので、電極 X_n 及び Y_{n-1} 間の電荷移動はない。また、電極 X_{n-1} 及び Y_{n-1} の表示セルがアドレス選択されずに電極 X_{n-1} 及び Y_{n-1} 上に壁電荷が存在しない場合でも、電極 X_n 上の正の壁電荷は電極 Y_{n-1} 上に拡散しない。この時、電極 Y_{n-1} 上に負の壁電荷が存在することはない。したがって、隣接電極 Y_{n-1} は陰極電圧 V_{s2} 以上であればよい。

【0108】

図16 (C) は、電極 X_n 及び Y_n 間で放電する際、隣接電極 Y_{n-1} 及び X_{n+1} の電圧を陽極電圧 V_{s1} に設定した図である。この場合、電極 X_n 及び Y_n 上の電荷は隣接電極 X_{n+1} 上に拡散しない。なお、電極 X_{n+1} 上の壁電荷の極性は負であるので、電極 Y_n 及び X_{n+1} 間の電荷移動はない。また、電極 X_{n+1} 及び Y_{n+1} の表示セルがアドレス選択されずに電極 X_{n+1} 及び Y_{n+1} 上に壁電荷が存在しない場合でも、電極 Y_n 上の負の壁電荷は電極 X_{n+1}

上に拡散しない。この時、電極 X_{n+1} 上に正の壁電荷が存在することはない。したがって、隣接電極 X_{n+1} は陽極電圧 V_{s1} 以下であればよい。一方、電極 Y_n 上の負の壁電荷は、電極 X_n を介して電極 Y_{n-1} に拡散してしまう。この際、電極 X_{n-1} 及び Y_{n-1} の表示セルのアドレス選択に応じて電極 Y_{n-1} 上に正の壁電荷がある場合でもない場合でも、電極 Y_n 上の負の壁電荷は電極 X_n を介して電極 Y_{n-1} 上に拡散してしまう。したがって、隣接電極 Y_{n-1} は陽極電圧 V_{s1} より小さくなければならない。

【0109】

以上の条件をまとめて説明する。電極 X_n に陽極電圧 V_{s1} 、電極 Y_n に陰極電圧 V_{s2} を印加し、電極 X_n 及び Y_n 間を放電させた時、電極 Y_{n-1} の印加電圧 V_{yn-1} は、以下の範囲で設定すればよい。例えば、図12では電圧 $V_{yn-1} = V_{s2}$ である。

$$V_{s2} \leq V_{yn-1} < V_{s1}$$

【0110】

また、電極 X_{n+1} の印加電圧 V_{xn+1} は、以下の範囲で設定すればよい。例えば、図12では電圧 $V_{xn+1} = V_{s1}$ である。

$$V_{s2} \leq V_{xn+1} \leq V_{s1}$$

【0111】

この時、電極 X_n 及び Y_n に隣接する電極 X_{n-1} 及び Y_{n-1} 間がサステイン（維持放電）によって点灯する場合、電極 Y_{n-1} には電極 X_{n-1} 及び Y_{n-1} 間による前サステインによって生成された壁電荷の極性が正となる。また、同様に、電極 X_n 及び Y_n に隣接する電極 X_{n+1} 及び Y_{n+1} 間がサステインによって点灯する場合、電極 X_{n+1} には電極 X_{n+1} 及び Y_{n+1} 間による前サステインによって生成された壁電荷の極性が負となる。このような維持放電電圧波形によって、電極 Y_n 上の負の壁電荷は電極 Y_{n-1} 又は電極 X_{n+1} へ拡散しなくなる。

【0112】

（第7の実施形態）

図17は、本発明の第7の実施形態によるプログレッシブ方式のプラズマディ

スプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートである。図 17 の維持放電電圧波形は、図 12 のものに比べて、基本的な部分は同じである。以下、異なる点を説明する。

【0113】

第 1 の放電 DE 1 は、電極 X_n に陰極電圧 V_{s2} 、電極 Y_n に陽極電圧 V_{s1} を印加し、電極 X_n 及び Y_n 間で放電させる。この際、隣接電極 X_{n+1} の印加電圧 V_{xn+1} を、以下の範囲で変化させる。

$$V_{s2} < V_{xn+1} < V_{s1}$$

【0114】

例えば、電圧 V_{xn+1} は、陽極電圧 V_{s1} から陰極電圧 V_{s2} に徐々に変化させる。つまり、放電時に、隣接電極の印加電圧は、第 6 の実施形態で示した条件範囲内ならば変化させてもよいことを示している。なお、本実施形態では、第 1 の放電 DE 1 の際、隣接電極 Y_{n-1} はその前から続く陰極電圧 V_{s2} を維持している。

【0115】

また、第 3 の放電 DE 3 は、電極 X_{n+1} に陽極電圧 V_{s1} 、電極 Y_{n+1} に陰極電圧 V_{s2} を印加し、電極 X_{n+1} 及び Y_{n+1} 間で放電させる。この際、隣接電極 Y_n の印加電圧 V_{yn} を、以下の範囲で変化させる。

$$V_{s2} < V_{yn} < V_{s1}$$

【0116】

なお、本実施形態では、第 3 の放電 DE 3 の際、隣接電極 X_n はその前から続く陰極電圧 V_{s2} を維持している。

【0117】

本実施形態によれば、放電時に、隣接電極の印加電圧を第 6 の実施形態で示した条件範囲内で変化させても、第 1 の実施形態と同じ効果が得られる。すなわち、電荷の拡散を防止し、誤表示をなくすることができる。

【0118】

(第 8 の実施形態)

図 18 は、本発明の第 8 の実施形態によるプログレッシブ方式のプラズマディ

スプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートである。図 18 の維持放電電圧波形は、図 17 のものに比べて、基本的な部分は同じである。以下、異なる点を説明する。

【0119】

第 1 の放電 DE 1 は、電極 X_n に陰極電圧 V_{s2} 、電極 Y_n に陽極電圧 V_{s1} を印加し、電極 X_n 及び Y_n 間で放電させる。この際、隣接電極 X_{n+1} の印加電圧 V_{xn+1} を、 $V_{s2} < V_{xn+1} < V_{s1}$ の設定範囲をこえて、 $V_{xn+1} = V_{s1}$ としている。ただし、この時、 $V_{xn+1} = V_{s1}$ でいられる時間 T_E は 500 ns 以内である。例えば、時間 T_E は、 100 ns である。時間 T_E 経過後、電圧 V_{xn+1} は、 $V_{s2} < V_{xn+1} < V_{s1}$ の範囲にする。

【0120】

第 3 の放電 DE 3 の場合も同様である。第 3 の放電 DE 3 の際、隣接電極 Y_n の印加電圧 V_{yn} は、まず時間 T_E の間、 $V_{yn} = V_{s1}$ とし、その後、 $V_{s2} < V_{yn} < V_{s1}$ の範囲にする。

【0121】

本実施形態によれば、 500 ns 以内ならば上記の隣接電極の電圧が V_{s1} であっても、第 1 の放電 DE 1 の期間では電極 X_n 上、第 3 の放電 DE 3 の期間では電極 Y_{n+1} 上の負電荷はそれぞれ電極 X_{n+1} 及び電極 Y_n に拡散しない。以下、図 19 (A) ~ (C) 及び図 20 (A) ~ (C) を参照しながら、その理由を説明する。

【0122】

図 19 (A) ~ (C) は、図 18 の第 1 の放電 DE 1 の際に隣接電極 X_{n+1} に陽極電圧 V_{s1} を印加し続ける場合の問題点を示す。この図 19 (A) ~ (C) は、上記の図 13 (C) の状態の時間遷移を示す。すなわち、電極 X_n には陰極電圧 V_{s2} 、電極 Y_n には陽極電圧 V_{s1} 、隣接電極 X_{n+1} には陽極電圧 V_{s1} が印加される。

【0123】

図 19 (A) では、電極 X_n 及び Y_n 間の電位差により、電極 X_n 上の負電荷が電極 Y_n 上に移動し始める。図 19 (B) では、さらに電極 X_n 上の負電荷が

電極 Y_n 上に移動する。図 19 (C) では、さらに電極 X_n 上の負電荷が電極 Y_n 上に移動し、電極 Y_n 上に負電荷が形成される。電極 Y_n 上に所定量の負電荷が形成されると、電極 Y_n 上の負電荷が隣接電極 X_{n+1} に拡散する。

【0124】

図 20 (A) ~ (C) は、図 18 に示す第 1 の放電 DE 1 の際の隣接電極 $X_n + 1$ の電圧遷移を示す。図 20 (A) において、電極 X_n には陰極電圧 V_{s2} 、電極 Y_n には陽極電圧 V_{s1} 、隣接電極 X_{n+1} には陽極電圧 V_{s1} が印加される。この状態を時間 T_E (500 ns 以内) 維持する。すると、図 20 (B) のように、電極 X_n 上の負電荷が電極 Y_n 上に移動する。次に、時間 T_E 後、電極 Y_n 上に所定量の負電荷が形成される前に、図 20 (C) に示すように、隣接電極 X_{n+1} の電圧 V_{xn+1} を、 $V_{s2} < V_{xn+1} < V_{s1}$ の範囲にする。例えば、電圧 $V_{xn+1} = (V_{s1} + V_{s2}) / 2$ にする。これにより、電極 X_{n+1} 上に負電荷が拡散されることを防止できる。

【0125】

(第 9 の実施形態)

図 21 は、本発明の第 9 の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートである。本実施形態は、第 7 の実施形態 (図 17) で示した電圧波形の期間 T_T を 1 サイクルとして繰り返す維持放電電圧波形を示す。1 周期 T_T は、第 1 ~ 第 4 の放電 DE 1 ~ DE 4 を含む。

【0126】

(第 10 の実施形態)

図 22 は、本発明の第 10 の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートである。期間 T_A は、図 21 の期間 T_T と同じである。それに続く期間 T_B は、期間 T_A に比べ、偶数行の維持電極 X_n 等の電圧と奇数行の維持電極 X_{n-1} 等の電圧とを入れ替え、偶数行のスキャン電極 Y_n 等の電圧と奇数行のスキャン電極 Y_{n-1} 等の電圧とを入れ替える。期間 T_A と期間 T_B の組みの期間 T_T を 1 サイクルとして繰り返し、維持放電電圧波形を形成する。この場合も、第 9 の実施

形態と同様に、負電荷の拡散を防止し、誤表示をなくすることができる。

【0127】

第9の実施形態（図21）では、すべての期間TT内において電極 X_{n-1} 及び Y_{n-1} 間では放電DE2及びDE3が短い間隔で行われ、電極 X_n 及び Y_n 間では放電DE1及びDE4が長い間隔で行われる。すなわち、電極 X_{n-1} 及び Y_{n-1} 間の放電間隔と電極 X_n 及び Y_n 間の放電間隔とに偏りが生じる。これに対し、第10の実施形態（図22）では、期間TA及びTBを交互に行うことにより、電極 X_{n-1} 及び Y_{n-1} 間の放電間隔と電極 X_n 及び Y_n 間の放電間隔とに偏りをなくすることができる。

【0128】

（第11の実施形態）

図23は、本発明の第11の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間Tsにおける駆動方法を示すタイミングチャートである。第11の実施形態は、第10の実施形態（図22）と同様に、期間TA及びTBからなる期間TTを1サイクルとする。第10の実施形態では第7の実施形態（図17）の電圧波形を適用したが、第11の実施形態では第8の実施形態（図18）の電圧波形を適用したものである。この場合も、上記の実施形態と同様の効果が得られる。

【0129】

（第12の実施形態）

図24は、本発明の第12の実施形態によるプログレッシブ方式のプラズマディスプレイの電極配置を示す。上記の第6～第11の実施形態では、各表示セルを構成する維持電極とスキャン電極とが交互に設けられる場合を説明した。すなわち、スキャンしてアドレス選択電圧を印加するためのスキャン電極とアドレス選択電圧を印加しない維持電極とが交互に設けられる。第12の実施形態では、2個の隣接するスキャン電極 Y_{n+1} 、 Y_n 等と2個の隣接する維持電極 X_n 、 X_{n+1} 等とが交互に設けられる。

【0130】

（第13の実施形態）

図25は、本発明の第13の実施形態によるALIS方式のプラズマディスプレイの断面図である。この構成は、図11のプログレッシブ方式のプラズマディスプレイの構成と基本的に同じである。ただし、ALIS方式では、すべての電極 X_{n-1} 、 Y_{n-1} 、 X_n 、 Y_n 、 X_{n+1} 、 Y_{n+1} の間の間隔が同じであり、遮光体203が存在しない。電極 X_{n-1} と Y_{n-1} の間、電極 X_n と Y_n の間及び電極 X_{n+1} と Y_{n+1} の間をそれぞれ第1のスリットとし、電極 Y_{n-1} と X_n の間及び電極 Y_n と X_{n+1} の間を第2のスリットとする。ALIS方式では、図36の第1回目のフレームFRを奇数フィールドとして第1のスリットでの維持放電を行い、それに続く第2回目のフレームFRを偶数フィールドとして第2のスリットでの維持放電を行う。これら奇数フィールドと偶数フィールドとを繰り返し行う。各電極は、その両隣の電極に対して維持放電が可能である。ALIS方式は、プログレッシブ方式に比べ、表示ライン（行）数が2倍になり、高精細化を実現できる。

【0131】

図26（A）及び（B）は、本実施形態によるALIS方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートであり、第6の実施形態（図12）をALIS方式に適用したものである。図26（A）は奇数フィールドOFの維持放電電圧波形を示し、図26（B）は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第6の実施形態（図12）の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 、 X_{n+1} 等の電圧と偶数行の維持電極 X_n 、 X_{n+2} 等の電圧とを入れ替えたものである。

【0132】

（第14の実施形態）

図27（A）及び（B）は、本発明の第14の実施形態によるALIS方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートであり、第7の実施形態（図17）をALIS方式に適用したものである。図27（A）は奇数フィールドOFの維持放電電圧波形を示し、図27（B）は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第

7の実施形態(図17)の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 、 X_{n+1} 等の電圧と偶数行の維持電極 X_n 、 X_{n+2} 等の電圧とを入れ替えたものである。

【0133】

(第15の実施形態)

図28(A)及び(B)は、本発明の第15の実施形態によるALIS方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートであり、第8の実施形態(図18)をALIS方式に適用したものである。図28(A)は奇数フィールドOFの維持放電電圧波形を示し、図28(B)は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第8の実施形態(図18)の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 、 X_{n+1} 等の電圧と偶数行の維持電極 X_n 、 X_{n+2} 等の電圧とを入れ替えたものである。

【0134】

(第16の実施形態)

図29(A)及び(B)は、本発明の第16の実施形態によるALIS方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートであり、第9の実施形態(図21)をALIS方式に適用したものである。図29(A)は奇数フィールドOFの維持放電電圧波形を示し、図29(B)は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第9の実施形態(図21)の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 等の電圧と偶数行の維持電極 X_n 等の電圧とを入れ替えたものである。

【0135】

(第17の実施形態)

図30(A)及び(B)は、本発明の第17の実施形態によるALIS方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートであり、第10の実施形態(図22)をALIS方式に適用したものである。図30(A)は奇数フィールドOFの維持放電電圧波形を示し、図30(B)は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第10の実施形態(図22)の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 等の電圧と偶数行の維持電極 X_n 等の電圧とを入れ替えたものである。

B) は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第10の実施形態(図22)の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 等の電圧と偶数行の維持電極 X_n 等の電圧とを入れ替えたものである。

【0136】

(第18の実施形態)

図31(A)及び(B)は、本発明の第18の実施形態によるALIS方式のプラズマディスプレイのサステイン期間 T_s における駆動方法を示すタイミングチャートであり、第11の実施形態(図23)をALIS方式に適用したものである。図31(A)は奇数フィールドOFの維持放電電圧波形を示し、図31(B)は偶数フィールドEFの維持放電電圧波形を示す。奇数フィールドOFは、第11の実施形態(図23)の電圧波形と同じである。偶数フィールドEFは、奇数フィールドOFに比べ、奇数行の維持電極 X_{n-1} 等の電圧と偶数行の維持電極 X_n 等の電圧とを入れ替えたものである。

【0137】

ALIS方式では、図25に示すように、第1のスリット及び第2のスリットの間隔が同じであるので、誤表示が生じやすい。上記の第13～第18の実施形態によれば、ALIS方式でも、各表示セルは、隣接電極の悪影響を受けずに、安定した維持放電を行うことができる。

【0138】

なお、上記の第13～第18の実施形態では、奇数フィールド及び偶数フィールド間で、奇数行の維持電極の電圧と偶数行の維持電極の電圧とを入れ替える場合を説明したが、維持電極の電圧の代わりに、スキャン電極の電圧を入れ替えてもよい。

【0139】

(第19の実施形態)

図32(A)は、本発明の第19の実施形態による維持電極サステイン回路910及びスキャン電極サステイン回路960の構成を示す。維持電極サステイン回路910は、図1の維持電極サステイン回路103a及び103bに相当し、

維持電極 951 に接続される。スキャン電極サステイン回路 960 は、図 1 のスキャン電極サステイン回路 104a 及び 104b に相当し、スキャン電極 952 に接続される。コンデンサ 950 は、維持電極 951 とスキャン電極 952 とその間の誘電体により構成される。維持電極サステイン回路 910 は、TERES (Technology of Reciprocal Sustainer) 回路 920 及び電力回収回路 930 を有する。

【0140】

まず、TERES 回路 920 の構成を説明する。ダイオード 922 は、アノードがスイッチ 921 を介して第 1 の電位 (例えば $V_{s1} = V_s / 2$ [V]) に接続され、カソードがスイッチ 923 を介して上記第 1 の電位より低い第 2 の電位 (例えばグランド) に接続される。コンデンサ 924 は、一端がダイオード 922 のカソードが接続され、他端がスイッチ 925 を介して第 2 の電位に接続される。ダイオード 936 は、アノードがスイッチ 935 を介してダイオード 922 のカソードに接続され、カソードが維持電極 951 に接続される。ダイオード 937 は、アノードが維持電極 951 に接続され、カソードがスイッチ 938 を介してコンデンサ 924 の上記他端に接続される。

【0141】

次に、電力回収回路 930 がいない場合の TERES 回路 920 の動作を説明する。ここでは、図 33 (A) に示す維持放電電圧を維持電極 X_n に印加する例を説明する。上記の陽極電圧 V_{s1} は例えば $V_s / 2$ [V]、陰極電圧 V_{s2} は例えば $-V_s / 2$ [V] である。時刻 t_1 では、スイッチ 921, 925, 935 を閉じ、スイッチ 923, 938 を開く。すると、 $V_s / 2$ の電位がスイッチ 921, 935 を介して維持電極 951 に印加される。また、コンデンサ 924 は、図の上側の電極 (以下、上端という) が $V_s / 2$ 、図の下側の電極 (以下、下端という) がグランドに接続され、充電される。この時、コンデンサ 924 の電荷は、スイッチ 935 及びダイオード 936 を介してコンデンサ 950 に放電される。

【0142】

次に、時刻 t_2 では、スイッチ 925, 938 を閉じ、スイッチ 923, 93

5を開く。すると、グラウンド電位は、スイッチ925, 938を介して維持電極951に印加される。

【0143】

次に、時刻 t_3 では、スイッチ923, 938を閉じ、スイッチ921, 925, 935を開く。すると、コンデンサ924は、上端がグラウンドになり、下端が $-V_s/2$ になる。その $-V_s/2$ の陰極電位は、スイッチ938を介して維持電極951に印加される。

【0144】

次に、時刻 t_4 では、スイッチ923, 935を閉じ、スイッチ921, 925, 938を開く。すると、グラウンド電位は、スイッチ923, 935を介して維持電極951に印加される。

【0145】

以上のように、TERES回路920を用いることにより、簡単な回路構成で陽極電位 V_{s1} 、陰極電位 V_{s2} 及び中間電位 $(V_{s1} + V_{s2})/2$ を生成することができる。

【0146】

次に、電力回収回路930の構成を説明する。コンデンサ931は、下端がコンデンサ924の下端に接続される。ダイオード933は、アノードがスイッチ932を介してコンデンサ931の上端に接続され、カソードがコイル934を介してダイオード936のアノードに接続される。ダイオード940は、アノードがコイル939を介してダイオード937のカソードが接続され、カソードがスイッチ941を介してコンデンサ931の上端に接続される。

【0147】

次に、電力回収回路930の動作を、図33(B)を参照しながら説明する。まず、時刻 t_1 において、スイッチ921, 925, 935を閉じ、その他のスイッチを開く。なお、ここでスイッチ935を閉じるが、時刻 t_1 の前までは、スイッチ932が閉じているので、時刻 $t_1 \sim t_2$ の間も、スイッチ932を引き続き閉じたままにしてもよい。すると、維持電極951には、 $V_s/2$ の電位がスイッチ921, 935を介して電源及びコンデンサ924から印加される。

コンデンサ 924 は、電源から $V_s/2$ の電位を充電すると共に、維持電極 951 のコンデンサ 950 に放電する。

【0148】

次に、時刻 t_2 において、スイッチ 935 を開き、スイッチ 941 を閉じる。すると、維持電極 951 上の電荷は、コイル 939 を介してコンデンサ 931 の上端に供給される。コンデンサ 931 の下端は、スイッチ 925 を介して第 2 の電位 (GND) に接続される。コイル 939 及びコンデンサ (パネル容量) 950 の LC 共振により、コンデンサ 931 が充電されて電力が回収される。これにより、維持電極 951 は、 $V_s/4$ 付近まで電位が下がる。また、ダイオード 940 及び 937 により、共振が除去され、コイル 939 により $V_s/4$ 付近の電位に安定させることができる。

【0149】

次に、時刻 t_3 において、スイッチ 938 を閉じる。すると、維持電極 951 の電位はグラウンドになる。

【0150】

次に、時刻 t_4 において、スイッチ 941, 938 を開き、その後、スイッチ 921, 925 を開き、スイッチ 923 を閉じる。その次に、スイッチ 941 を閉じる。維持電極 951 は、ダイオード 937、コイル 939、ダイオード 940、スイッチ 941、コンデンサ 931、コンデンサ 924、及びスイッチ 923 を介して、グラウンドに接続される。すると、LC 共振により、維持電極 951 は $-V_s/4$ 付近まで電位が下がる。

【0151】

次に、時刻 t_5 において、スイッチ 938 を閉じる。維持電極 951 は、 $-V_s/2$ に電位が下がる。

【0152】

次に、時刻 t_6 において、スイッチ 941, 938 を開き、スイッチ 932 を閉じる。LC 共振により、維持電極 951 は、 $-V_s/4$ 付近まで電位が上がる。

。

【0153】

次に、時刻 t_7 において、スイッチ 935 を閉じると、グランドまで電位が上がる。その後、スイッチ 932, 935 を開き、スイッチ 923 を開き、スイッチ 921, 925 を閉じ、スイッチ 938 を閉じる。

【0154】

次に、時刻 t_8 において、スイッチ 938 を開き、スイッチ 932 を閉じる。維持電極 951 は、 $V_s/4$ 付近まで電位が上がる。以後、上記の時刻 $t_1 \sim t_8$ のサイクルを繰り返すことができる。

【0155】

スキャン電極サステイン回路 960 の構成も、維持電極サステイン回路 910 と同様である。電力回収回路 930 を用いることにより、エネルギー効率を向上させ、消費電力を下げることができる。

【0156】

(第20の実施形態)

図32 (B) は、本発明の第20の実施形態による維持電極サステイン回路 910a の構成を示す。この維持電極サステイン回路 910a が図32 (A) の回路 910 と異なる点を説明する。この維持電極サステイン回路 910a は、図32 (A) の回路のスイッチ 921, 923, 925、ダイオード 922 及びコンデンサ 924 を削除し、スイッチ 935 をダイオード 936 のアノードと $V_s/2$ の電源との間に接続し、スイッチ 938 をダイオード 937 のカソードと $-V_s/2$ の電源との間に接続する。

【0157】

次に、維持電極サステイン回路 910a の動作を、図33 (C) を参照しながら説明する。まず、時刻 t_1 において、スイッチ 935 を閉じ、その他のスイッチを開く。なお、ここでスイッチ 935 を閉じるが、時刻 t_1 の前までは、スイッチ 932 が閉じているので、時刻 $t_1 \sim t_2$ の間も、スイッチ 932 を引き続き閉じたままにしてもよい。維持電極 951 は、 $V_s/2$ の電源に接続され、 $V_s/2$ の電位を維持する。

【0158】

次に、時刻 t_2 において、スイッチ 935 を開き、スイッチ 941 を閉じる。

維持電極 951 は、スイッチ 941 を介してコンデンサ 931 に接続され、LC 共振により $-V_s/4$ 付近まで電位が下がる。

【0159】

次に、時刻 t_3 において、スイッチ 938 を閉じる。維持電極 951 は、 $-V_s/2$ の電源に接続され、 $-V_s/2$ の電位を維持する。

【0160】

次に、時刻 t_4 において、スイッチ 941、938 を開き、スイッチ 932 を閉じる。維持電極 951 は、スイッチ 932 を介してコンデンサ 931 に接続され、LC 共振により $V_s/4$ 付近まで電位が上がる。以後、上記の時刻 $t_1 \sim t_4$ のサイクルを繰り返すことができる。

【0161】

以上のように、高画質モードでは、図 2 等に示すように、すべての隣接電極の放電パルスが異なるタイミングで上昇又は下降する。第 1 及び第 2 の表示電極の間で維持放電を行わせる際に、その維持放電を行う第 1 及び第 2 の電極に隣接する第 3 の電極の印加電圧及び第 3 の電極に形成される壁電荷の極性を制御することにより、第 1 及び第 2 の電極上の電荷が隣接電極へ拡散することを防ぎ、誤表示をなくすことができる。プラズマディスプレイの高精細化が進むにつれ、電極間距離が短くなり、隣接表示セル間での干渉が発生しやすくなる。これらの干渉を抑えることにより、動作電圧マージンの拡大による安定動作が可能となる。

【0162】

また、低電力モード及び高輝度モードでは、図 3 に示すように、所定の隣接電極の放電パルスが同時に同方向に上昇又は下降する。低電力モードでは、高画質モードと同じ維持放電パルス数で駆動することにより低電力表示を行うことができる。高輝度モードでは、高画質モードと同じ消費電力で駆動することにより、維持放電パルス数が増加し、高輝度表示を行うことができる。

【0163】

上記実施形態は、何れも本発明を実施するにあたっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、またはその主要な特

徴から逸脱することなく、様々な形で実施することができる。

【0164】

本発明の実施形態は、例えば以下のように種々の適用が可能である。

【0165】

(付記1) 複数のX電極と、

前記複数のX電極に隣接して配置され、前記複数のX電極との間に維持放電を発生させるための複数のY電極と、

前記複数のX電極に維持放電電圧を印加するためのX電極駆動回路と、

前記複数のY電極に維持放電電圧を印加するためのY電極駆動回路とを有し、

前記X電極駆動回路及び前記Y電極駆動回路は、

所定の隣接電極の放電パルスが同時に同方向に上昇又は下降する第1のサステイン駆動モードと、

すべての隣接電極の放電パルスが異なるタイミングで上昇又は下降する第2のサステイン駆動モードとを有するプラズマディスプレイ装置。

(付記2) 前記X電極駆動回路は、

前記複数のX電極のうちの奇数電極に維持放電電圧を印加するための奇数X電極駆動回路と、

前記複数のX電極のうちの偶数電極に維持放電電圧を印加するための偶数X電極駆動回路とを有し、

前記Y電極駆動回路は、

前記複数のY電極のうちの奇数電極に維持放電電圧を印加するための奇数Y電極駆動回路と、

前記複数のY電極のうちの偶数電極に維持放電電圧を印加するための偶数Y電極駆動回路とを有する付記1記載のプラズマディスプレイ装置。

(付記3) 前記第1のサステイン駆動モードでは、前記奇数X電極駆動回路から出力される放電パルスが立上ると同時に前記偶数Y電極駆動回路から出力される放電パルスが立上り、その後、前記偶数X電極駆動回路から出力される放電パルスが立上ると同時に前記奇数Y電極駆動回路から出力される放電パルスが立上る付記2記載のプラズマディスプレイ装置。

(付記 4) 前記第 1 のサステイン駆動モードでは、前記奇数 X 電極駆動回路から出力される放電パルスが立下ると同時に前記偶数 Y 電極駆動回路から出力される放電パルスが立下り、その後、前記偶数 X 電極駆動回路から出力される放電パルスが立下ると同時に前記奇数 Y 電極駆動回路から出力される放電パルスが立下る付記 2 記載のプラズマディスプレイ装置。

(付記 5) 前記複数の X 電極及び前記複数の Y 電極は、その一方の隣の電極に対してのみ維持放電が可能である付記 1 記載のプラズマディスプレイ装置。

(付記 6) 前記複数の X 電極及び前記複数の Y 電極は、その一方の隣の電極に対してのみ維持放電が可能である付記 2 記載のプラズマディスプレイ装置。

(付記 7) 前記複数の X 電極及び前記複数の Y 電極は、その一方の隣の電極に対してのみ維持放電が可能である付記 3 記載のプラズマディスプレイ装置。

(付記 8) 前記複数の X 電極及び前記複数の Y 電極は、その一方の隣の電極に対してのみ維持放電が可能である付記 4 記載のプラズマディスプレイ装置。

(付記 9) 前記複数の X 電極及び前記複数の Y 電極は、その両隣の電極に対して維持放電が可能である付記 1 記載のプラズマディスプレイ装置。

(付記 10) 前記複数の X 電極及び前記複数の Y 電極は、その両隣の電極に対して維持放電が可能である付記 2 記載のプラズマディスプレイ装置。

(付記 11) 前記複数の X 電極及び前記複数の Y 電極は、その両隣の電極に対して維持放電が可能である付記 3 記載のプラズマディスプレイ装置。

(付記 12) 前記複数の X 電極及び前記複数の Y 電極は、その両隣の電極に対して維持放電が可能である付記 4 記載のプラズマディスプレイ装置。

(付記 13) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、前記複数の X 電極及び前記複数の Y 電極のうちの隣接する第 1 の電極及び第 2 の電極を含む表示セルが点灯選択され、前記第 1 の電極に第 1 の電圧 V_{s1} 、前記第 2 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 1 の電極に対して前記第 2 の電極とは逆側に隣接する第 3 の電極の印加電圧 V_c の範囲は、

$$V_{s2} \leq V_c < V_{s1} \text{ であり、}$$

かつ、この時、前記第 3 の電極を含む表示セルが点灯選択された場合に前記第 3

の電極に形成される壁電荷の極性が正となる維持放電電圧を生成する付記 1 記載のプラズマディスプレイ装置。

(付記 1 4) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、前記複数の X 電極及び前記複数の Y 電極のうちの隣接する第 1 の電極及び第 2 の電極を含む表示セルが点灯選択され、前記第 1 の電極に第 1 の電圧 V_{s1} 、前記第 2 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 2 の電極に対して前記第 1 の電極とは逆側に隣接する第 3 の電極の印加電圧 V_d の範囲は、

$$V_{s2} \leq V_d < V_{s1} \text{ であり、}$$

かつ、この時、前記第 3 の電極を含む表示セルが点灯選択された場合に前記第 3 の電極に形成される壁電荷の極性が正となる維持放電電圧を生成する付記 1 記載のプラズマディスプレイ装置。

(付記 1 5) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、前記複数の X 電極及び前記複数の Y 電極のうちの隣接する第 1 の電極及び第 2 の電極を含む表示セルが点灯選択され、前記第 1 の電極に第 1 の電圧 V_{s1} 、前記第 2 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 1 の電極に対して前記第 2 の電極とは逆側に隣接する第 3 の電極の印加電圧 V_c の範囲は、

$$V_{s2} < V_c < V_{s1} \text{ であり、}$$

かつ、この時、前記第 3 の電極を含む表示セルが点灯選択された場合に前記第 3 の電極に形成される壁電荷の極性が負となる維持放電電圧を生成する付記 1 記載のプラズマディスプレイ装置。

(付記 1 6) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、前記複数の X 電極及び前記複数の Y 電極のうちの隣接する第 1 の電極及び第 2 の電極を含む表示セルが点灯選択され、前記第 1 の電極に第 1 の電圧 V_{s1} 、前記第 2 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 1 の電極に対して前記第 2 の電極とは逆側に隣接する第 3 の電極の印加電圧 V_c の範囲は、

$$\text{最初の } 500 \text{ ns 以内が } V_c = V_{s1} \text{、}$$

その後が $V_{s2} < V_c < V_{s1}$ であり、
かつ、この時、前記第3の電極を含む表示セルが点灯選択された場合に前記第3の電極に形成される壁電荷の極性が負となる維持放電電圧を生成する付記1記載のプラズマディスプレイ装置。

(付記17) 前記X電極駆動回路及び前記Y電極駆動回路は、前記第2のサステイン駆動モードでは、前記複数のX電極及び前記複数のY電極のうちの隣接する第1の電極及び第2の電極を含む表示セルが点灯選択され、前記第1の電極に第1の電圧 V_{s1} 、前記第2の電極に第2の電圧 V_{s2} を印加することにより前記第1及び第2の電極間で維持放電させる際に、前記第2の電極に対して前記第1の電極とは逆側に隣接する第3の電極の印加電圧 V_d の範囲は、

$V_{s2} \leq V_d \leq V_{s1}$ であり、

かつ、この時、前記第3の電極を含む表示セルが点灯選択された場合に前記第3の電極に形成される壁電荷の極性が負となる維持放電電圧を生成する付記1記載のプラズマディスプレイ装置。

(付記18) 前記複数のX電極及び前記複数のY電極は、その中で順に隣接する第1～第6の電極を含み、

前記X電極駆動回路及び前記Y電極駆動回路は、前記第2のサステイン駆動モードでは、前記第3の電極に第2の電圧 V_{s2} 、前記第4の電極に第1の電圧 V_{s1} を印加することにより前記第3及び第4の電極間で維持放電させる際に、前記第2の電極の印加電圧 V_2 の範囲は、 $V_{s2} \leq V_2 < V_{s1}$ であり、
かつ、この時、前記第1及び第2の電極を含む表示セルが点灯選択された場合に前記第2の電極に形成される壁電荷の極性が正となり、
前記第5の電極の印加電圧 V_5 の範囲は、 $V_{s2} < V_5 < V_{s1}$ であり、
かつ、この時、前記第5及び第6の電極を含む表示セルが点灯選択された場合に前記第5の電極に形成される壁電荷の極性が負となり、

次に、前記第1の電極に第2の電圧 V_{s2} 、前記第2の電極に第1の電圧 V_{s1} を印加することにより前記第1及び第2の電極間で維持放電させる際に、前記第3の電極の印加電圧 V_3 の範囲は、 $V_{s2} \leq V_3 < V_{s1}$ であり、前記第5の電極に第2の電圧 V_{s2} 、前記第6の電極に第1の電圧 V_{s1} を印加す

ることにより前記第 5 及び第 6 の電極間で維持放電させる際に、前記第 4 の電極の印加電圧 V_4 の範囲は、 $V_{s2} \leq V_4 \leq V_{s1}$ であり、

次に、前記第 1 の電極に第 1 の電圧 V_{s1} 、前記第 2 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 3 の電極の印加電圧 V_3 の範囲は、 $V_{s2} \leq V_3 < V_{s1}$ であり、前記第 5 の電極に第 1 の電圧 V_{s1} 、前記第 6 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 5 及び第 6 の電極間で維持放電させる際に、前記第 4 の電極の印加電圧 V_4 の範囲は、 $V_{s2} < V_4 < V_{s1}$ であり、

次に、前記第 3 の電極に第 1 の電圧 V_{s1} 、前記第 4 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 3 及び第 4 の電極間で維持放電させる際に、前記第 2 の電極の印加電圧 V_2 の範囲は、 $V_{s2} \leq V_2 < V_{s1}$ であり、前記第 5 の電極の印加電圧 V_5 の範囲は、 $V_{s2} \leq V_5 \leq V_{s1}$ であるような維持放電電圧を生成する付記 1 記載のプラズマディスプレイ装置。

(付記 19) 前記複数の X 電極及び前記複数の Y 電極は、その中で順に隣接する第 1 ～第 6 の電極を含み、

前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、前記第 3 の電極に第 2 の電圧 V_{s2} 、前記第 4 の電極に第 1 の電圧 V_{s1} を印加することにより前記第 3 及び第 4 の電極間で維持放電させる際に、前記第 2 の電極の印加電圧 V_2 の範囲は、 $V_{s2} \leq V_2 < V_{s1}$ であり、かつ、この時、前記第 1 及び第 2 の電極を含む表示セルが点灯選択された場合に前記第 2 の電極に形成される壁電荷の極性が正となり、

前記第 5 の電極の印加電圧 V_5 の範囲は、最初の 500 ns 以内が $V_5 = V_{s1}$ 、その後が $V_{s2} < V_5 < V_{s1}$ であり、かつ、この時、前記第 5 及び第 6 の電極を含む表示セルが点灯選択された場合に前記第 5 の電極に形成される壁電荷の極性が負となり、

次に、前記第 1 の電極に第 2 の電圧 V_{s2} 、前記第 2 の電極に第 1 の電圧 V_{s1} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 3 の電極の印加電圧 V_3 の範囲は、 $V_{s2} \leq V_3 < V_{s1}$ であり、前記第 5 の電極に第 2 の電圧 V_{s2} 、前記第 6 の電極に第 1 の電圧 V_{s1} を印加す

ることにより前記第 5 及び第 6 の電極間で維持放電させる際に、前記第 4 の電極の印加電圧 V_4 の範囲は、 $V_{s2} \leq V_4 \leq V_{s1}$ であり、

次に、前記第 1 の電極に第 1 の電圧 V_{s1} 、前記第 2 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 1 及び第 2 の電極間で維持放電させる際に、前記第 3 の電極の印加電圧 V_3 の範囲は、 $V_{s2} \leq V_3 < V_{s1}$ であり、前記第 5 の電極に第 1 の電圧 V_{s1} 、前記第 6 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 5 及び第 6 の電極間で維持放電させる際に、前記第 4 の電極の印加電圧 V_4 の範囲は、最初の 500 ns 以内が $V_4 = V_{s1}$ 、その後が $V_{s2} < V_4 < V_{s1}$ であり、

次に、前記第 3 の電極に第 1 の電圧 V_{s1} 、前記第 4 の電極に第 2 の電圧 V_{s2} を印加することにより前記第 3 及び第 4 の電極間で維持放電させる際に、前記第 2 の電極の印加電圧 V_2 の範囲は、 $V_{s2} \leq V_2 < V_{s1}$ であり、前記第 5 の電極の印加電圧 V_5 の範囲は、 $V_{s2} \leq V_5 \leq V_{s1}$ であるような維持放電電圧を生成する付記 1 記載のプラズマディスプレイ装置。

(付記 20) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、維持放電を行う X 電極及び Y 電極の複数対のうち、偶数番目の電極対と奇数番目の電極対の維持放電とを異なるタイミングにて行う付記 1 記載のプラズマディスプレイ装置。

(付記 21) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、維持放電を行う X 電極及び Y 電極の複数対のうち、偶数番目の電極対と奇数番目の電極対のうちの一方の維持放電発光を先行させ、次いで他方の維持放電発光を実施するものであり、

前記一方の電極対における印加電圧は、該一方の電極対における維持放電発光の開始から該他方の電極対における維持放電発光の終了まで維持される付記 20 記載のプラズマディスプレイ装置。

(付記 22) 前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記第 2 のサステイン駆動モードでは、前記一方の電極対における維持放電発光を実施する際において、

前記一方の電極対を構成する電極のうち、一方の電極には第 1 の電圧 V_{s1} が

、他方の電極には第 2 の電圧 V_{s2} が印加されるものであり（ただし $V_{s1} > V_{s2}$ ）、

前記他方の電極対を構成する電極のうち、前記一方の電極に隣接する電極の印加電圧 V_c の範囲は、 $V_{s2} < V_c < V_{s1}$ であり、前記他方の電極に隣接する電極の印加電圧 V_d は、 $V_{s2} \leq V_d < V_{s1}$ である付記 21 記載のプラズマディスプレイ装置。

（付記 23）さらに、周囲の明るさを検出するための周囲光検出手段を有し、

前記 X 電極駆動回路及び前記 Y 電極駆動回路は、前記周囲光検出手段によって検出された周囲光に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える付記 1 記載のプラズマディスプレイ装置。

（付記 24）前記 X 電極駆動回路及び前記 Y 電極駆動回路は、周囲の明るさが明るい時は前記第 1 のサステイン駆動モードで駆動し、周囲の明るさが暗い時は前記第 2 のサステイン駆動モードで駆動する付記 23 記載のプラズマディスプレイ装置。

（付記 25）前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える付記 1 記載のプラズマディスプレイ装置。

（付記 26）前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号を基に映像の解像度又は周波数成分を検出し、該解像度又は周波数成分に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える付記 25 記載のプラズマディスプレイ装置。

（付記 27）前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号を基に映像の周波数成分を検出し、高周波成分が所定値以上の場合は前記第 2 のサステイン駆動モードで駆動し、高周波成分が所定値より小さい場合は前記第 1 のサステイン駆動モードで駆動する付記 26 記載のプラズマディスプレイ装置。

（付記 28）前記 X 電極駆動回路及び前記 Y 電極駆動回路は、入力映像信号を基に映像の解像度を検出し、低解像度の場合は前記第 1 のサステイン駆動モードで駆動し、高解像度の場合は前記第 2 のサステイン駆動モードで駆動する付記 26 記載のプラズマディスプレイ装置。

(付記 2 9) さらに、前記 X 電極駆動回路及び前記 Y 電極駆動回路へ供給する電流又は電力を検出し、該電流又は電力が所定値以下となるように前記 X 電極駆動回路及び前記 Y 電極駆動回路が生成する放電パルスのパルス数を制御するためのパルス数制御手段を有する付記 1 記載のプラズマディスプレイ装置。

(付記 3 0) さらに、周囲の明るさを検出するための周囲光検出手段と、
入力映像信号を検出する映像信号検出手段とを有し、

前記検出された周囲の明るさ及び／又は入力映像信号に応じて、前記第 1 のサステイン駆動モード及び前記第 2 のサステイン駆動モードを切り換える付記 1 記載のプラズマディスプレイ装置。

【 0 1 6 6 】

【発明の効果】

以上説明したように、第 2 のサステイン駆動モードでは、維持放電を行う X 電極及び Y 電極上の電荷が隣接電極へ拡散することを防ぐことができるので、誤表示をなくし、高画質表示を行うことができる。第 1 のサステイン駆動モードでは、第 2 のサステイン駆動モードと同じ放電パルス数で駆動すると低電力表示を行うことができ、第 2 のサステイン駆動モードと同じ消費電力で駆動すると、放電パルス数が増加し、高輝度表示を行うことができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態によるプラズマディスプレイ装置の構成図である。

【図 2】

高画質モードのサステイン期間の維持放電パルスを示すタイミングチャートである。

【図 3】

低電力モード及び高輝度モードサステイン期間の維持放電パルスを示すタイミングチャートである。

【図 4】

本発明の第 2 の実施形態によるプラズマディスプレイ装置の構成を示す図である。

【図 5】

電源電流検出回路の構成例を示す図である。

【図 6】

高画質モード及び低電力モードにおける維持電極、スキャン電極及びアドレス電極の電圧波形を示すタイミングチャートである。

【図 7】

高輝度モードにおける維持電極、スキャン電極及びアドレス電極の電圧波形を示すタイミングチャートである。

【図 8】

本発明の第 3 の実施形態によるプラズマディスプレイ装置の構成を示す図である。

【図 9】

本発明の第 4 の実施形態によるプラズマディスプレイ装置の構成を示す図である。

【図 10】

本発明の第 5 の実施形態によるプラズマディスプレイ装置の構成を示す図である。

【図 11】

プログレッシブ方式のプラズマディスプレイの断面図である。

【図 12】

本発明の第 6 の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図 13】

図 13 (A) ～ (C) は第 1 の放電の際の各電極の印加電圧を示す図である。

【図 14】

図 14 (A) ～ (C) は第 2 の放電の際の各電極の印加電圧を示す図である。

【図 15】

図 15 (A) ～ (C) は第 3 の放電の際の各電極の印加電圧を示す図である。

【図 16】

図16 (A) ~ (C) は第4の放電の際の各電極の印加電圧を示す図である。

【図17】

本発明の第7の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図18】

本発明の第8の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図19】

図19 (A) ~ (C) は図18の第1の放電の際の各電極の印加電圧の問題を示す図である。

【図20】

図20 (A) ~ (C) は図18の第1の放電の際の各電極の印加電圧を示す図である。

【図21】

本発明の第9の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図22】

本発明の第10の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図23】

本発明の第11の実施形態によるプログレッシブ方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図24】

本発明の第12の実施形態によるプログレッシブ方式のプラズマディスプレイの電極配置を示す図である。

【図25】

本発明の第13の実施形態によるALIS方式のプラズマディスプレイの断面図である。

【図26】

第13の実施形態によるALIS方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図27】

本発明の第14の実施形態によるALIS方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図28】

本発明の第15の実施形態によるALIS方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図29】

本発明の第16の実施形態によるALIS方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図30】

本発明の第17の実施形態によるALIS方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図31】

本発明の第18の実施形態によるALIS方式のプラズマディスプレイのサステイン期間における駆動方法を示すタイミングチャートである。

【図32】

図32(A)及び(B)は本発明の第19及び第20の実施形態による維持電極サステイン回路及びスキャン電極サステイン回路の回路図である。

【図33】

図33(A)～(C)は維持放電電圧波形を示す図である。

【図34】

プラズマディスプレイ装置の構成図である。

【図35】

図35(A)～(C)はプラズマディスプレイの表示セルの断面図である。

【図36】

画像のフレーム構成図である。

【図37】

プログレッシブ方式のプラズマディスプレイのサステイン期間の波形を示す図である。

【図 3 8】

A L I S 方式のプラズマディスプレイのサステイン期間の波形を示す図である。

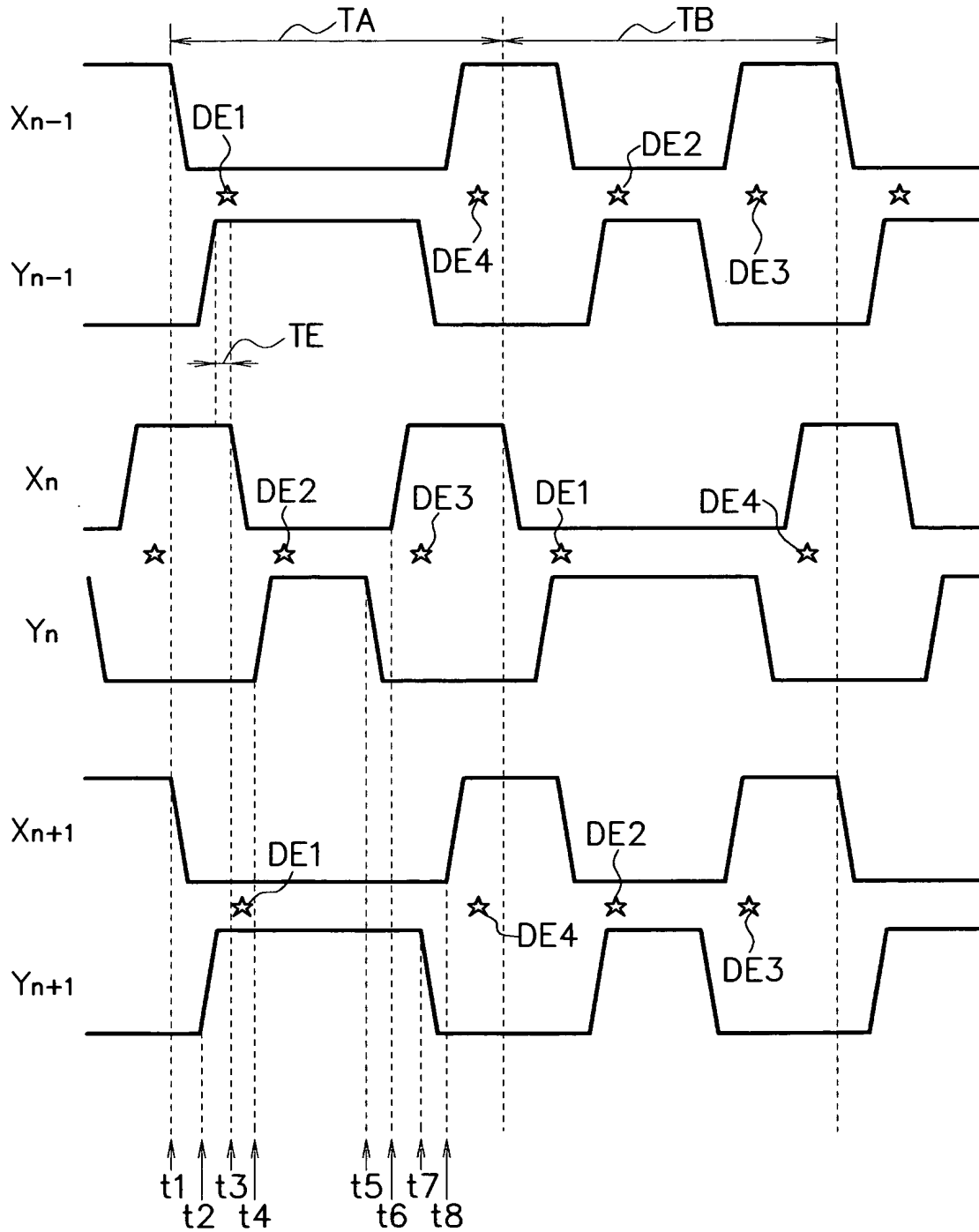
【符号の説明】

- 1 0 1 制御回路部
- 1 0 2 アドレスドライバ
- 1 0 3 a 第 1 の維持電極サステイン回路
- 1 0 3 b 第 2 の維持電極サステイン回路
- 1 0 4 a 第 1 のスキャン電極サステイン回路
- 1 0 4 b 第 2 のスキャン電極サステイン回路
- 1 0 5 a 第 1 のスキヤンドライバ
- 1 0 5 b 第 1 のスキヤンドライバ
- 1 0 6 リブ
- 1 0 7 表示領域
- 1 1 1 マイコン
- 1 1 2 スイッチ
- 1 1 3 操作子
- 1 1 4 高画質モード
- 1 1 5 低電力モード
- 1 1 6 高輝度モード
- 1 1 7 電源回路
- 1 1 8 電源電流検出回路
- 1 1 9, 1 2 0, 1 2 1 端子
- 1 2 2 抵抗
- 1 2 3 差動回路
- 1 2 4 明るさ検出回路
- 1 2 5 画像検出回路

- 1 2 6 画像処理回路
- 2 0 1 ガラス基板
- 2 0 2 誘電体層
- 2 0 3 遮光体
- 2 0 4 放電空間
- 2 0 5 誘電体層
- 2 0 6 アドレス電極
- 2 0 7 ガラス基板
- 2 0 8 保護膜
- 1 1 0 1 制御回路部
- 1 1 0 2 アドレスドライバ
- 1 1 0 3 維持電極サステイン回路
- 1 1 0 4 スキャン電極サステイン回路
- 1 1 0 5 スキャンドライバ
- 1 1 0 6 リブ
- 1 1 0 7 表示領域
- 1 2 1 1 前面ガラス基板
- 1 2 1 2 誘電体層
- 1 2 1 3 M g o 保護膜
- 1 2 1 4 背面ガラス基板
- 1 2 1 5 誘電体層
- 1 2 1 6 リブ
- 1 2 1 7 放電空間
- 1 2 2 1 光
 - T r リセット期間
 - T a アドレス期間
 - T s サステイン期間

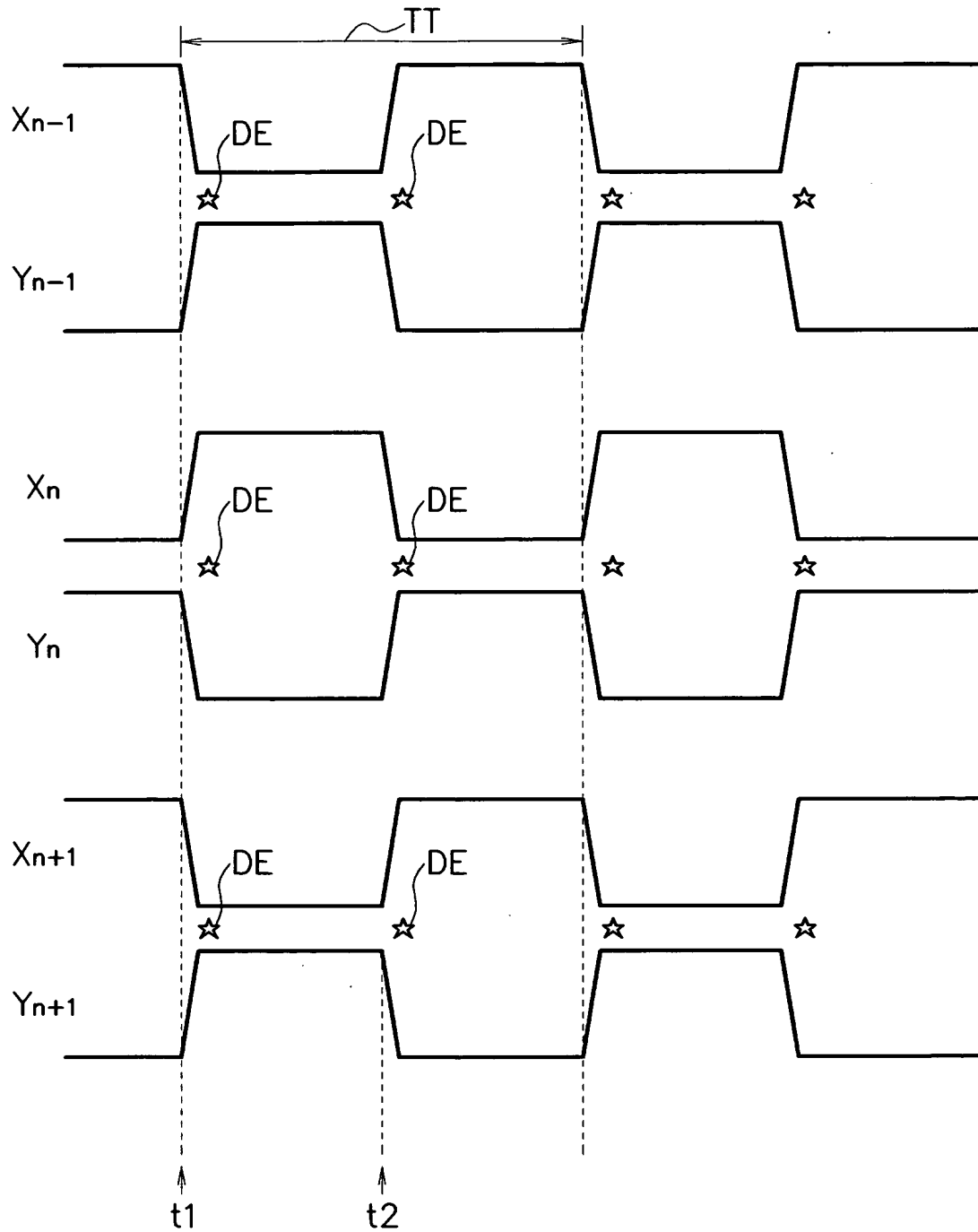
【図 2】

高画質モード時の動作波形

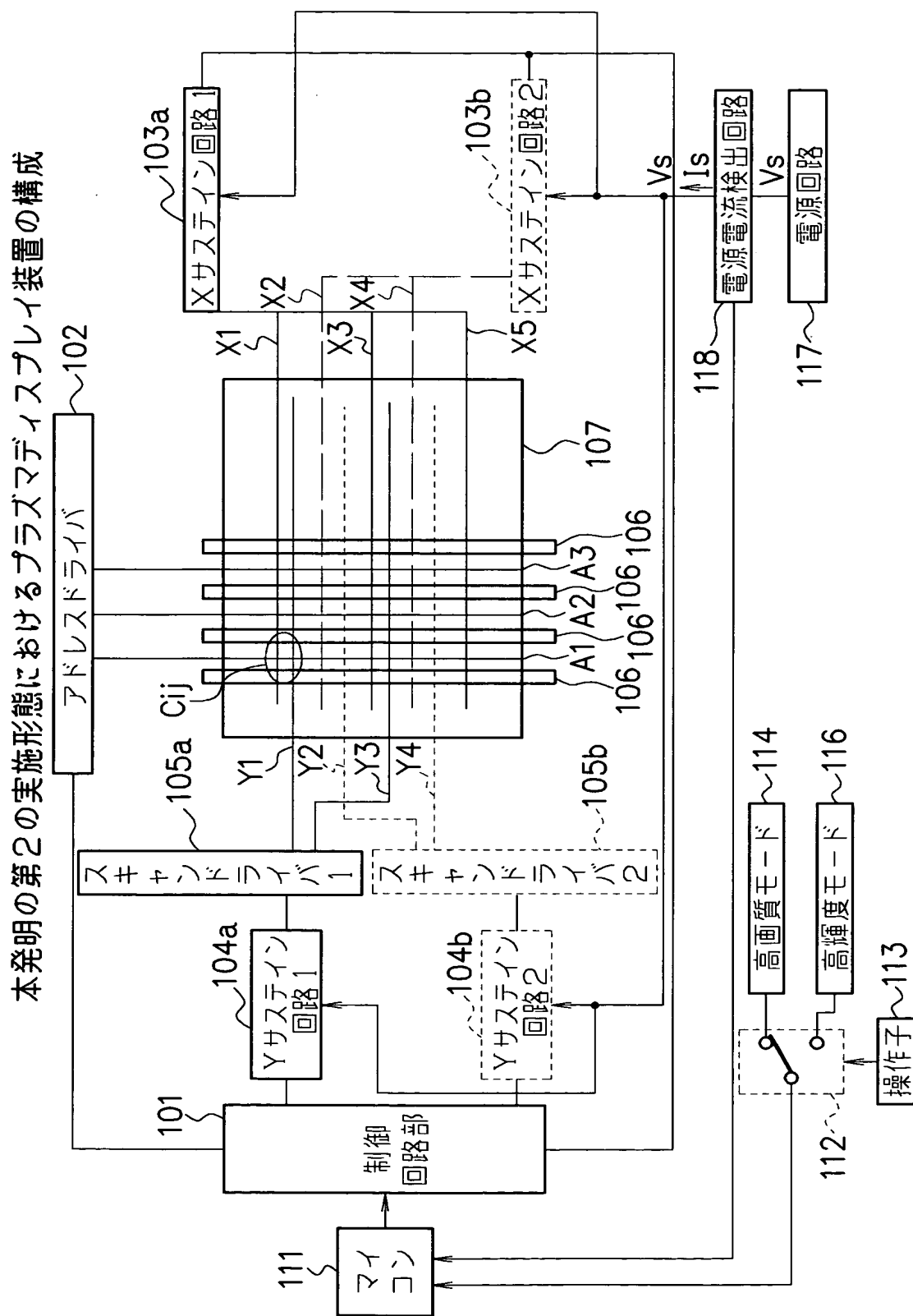


【図 3】

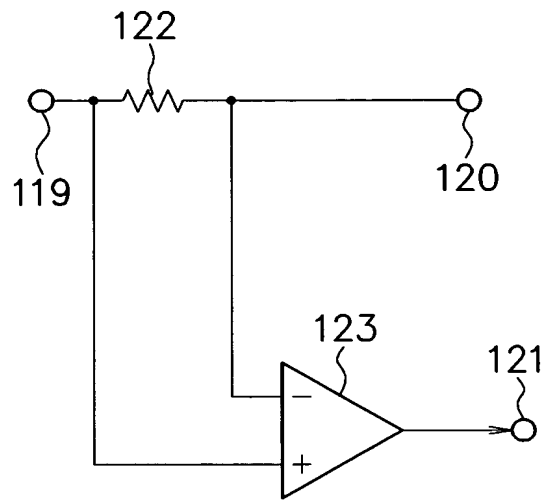
低電力モード（高輝度モード）時の動作波形



【図 4】

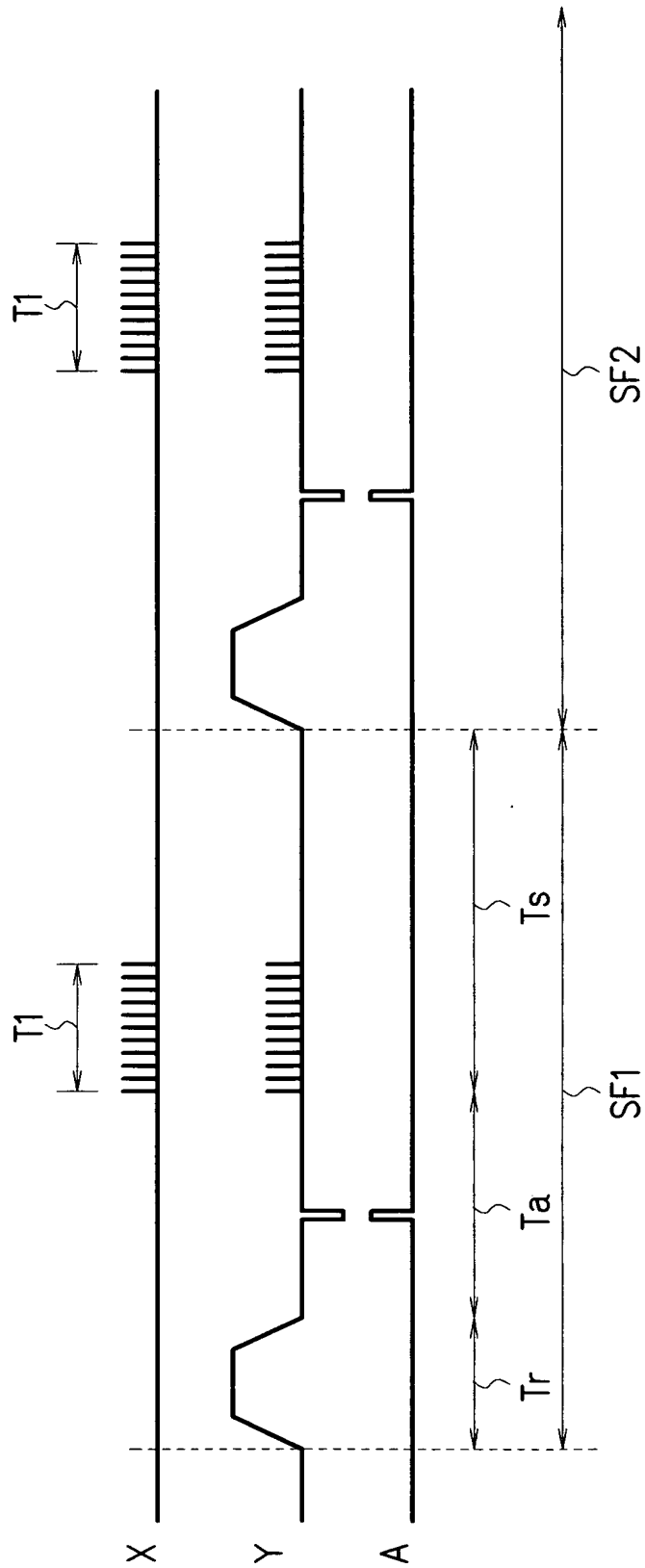


【図 5】

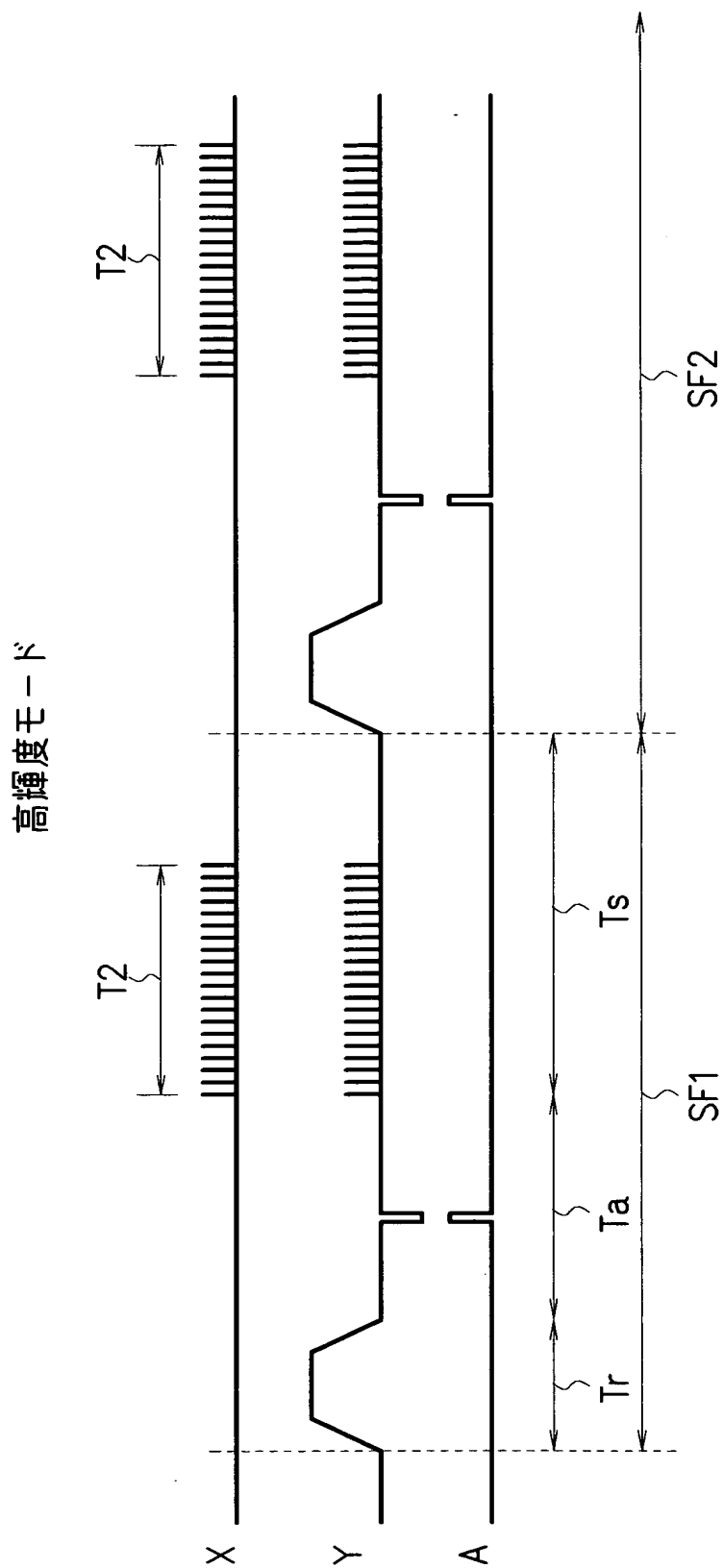


【図 6】

高画質モード（低電力モード）

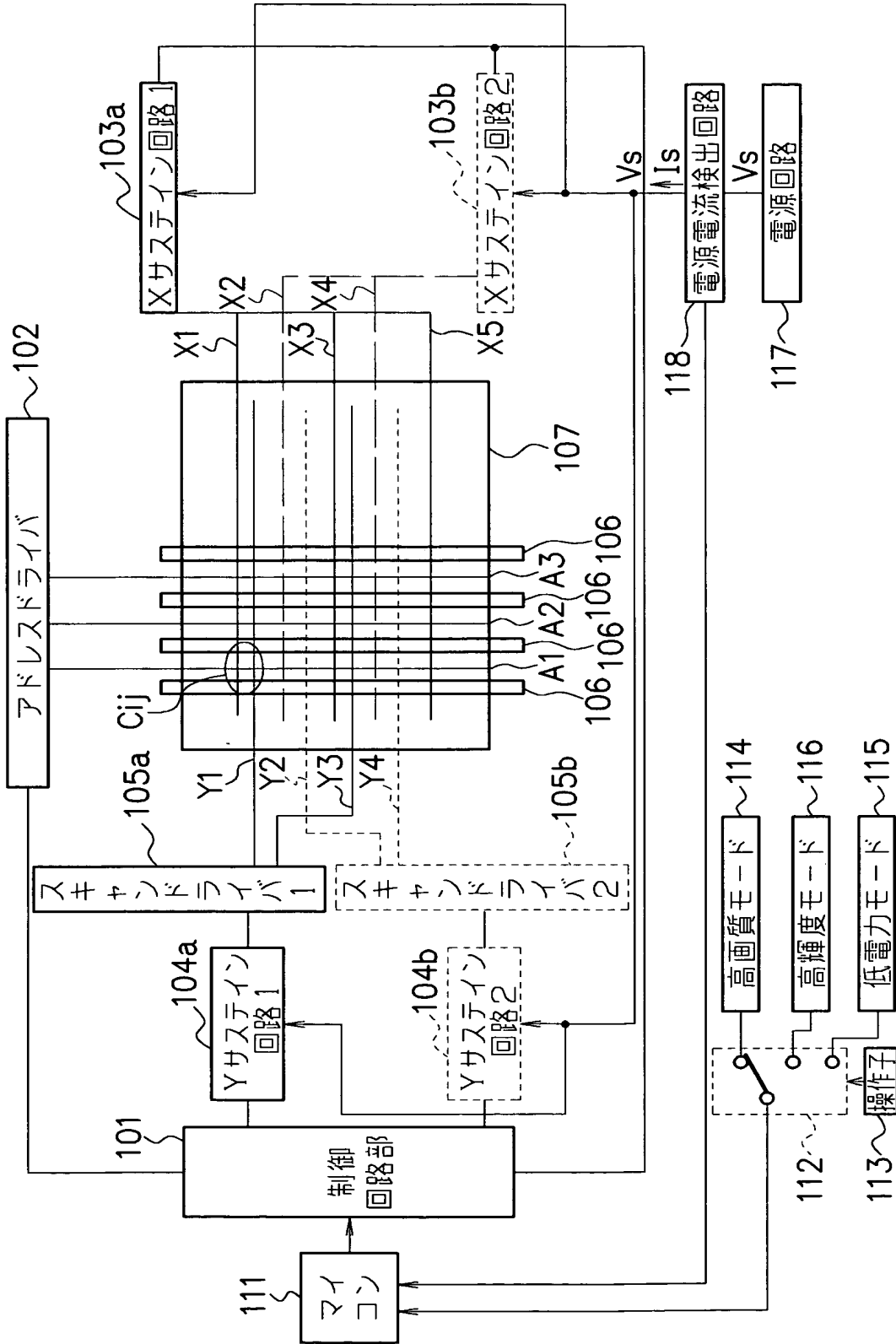


【図 7】



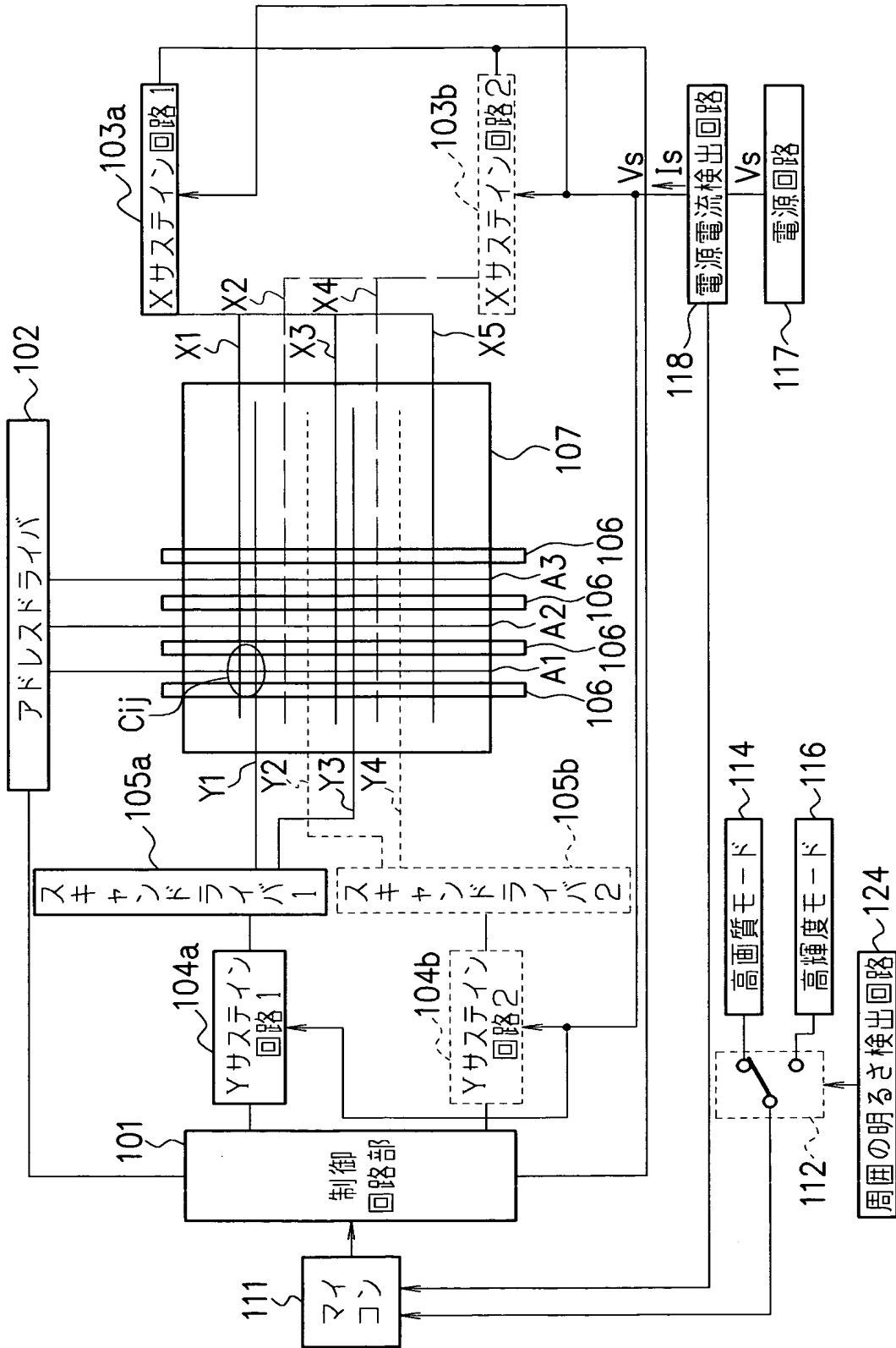
【図 8】

本発明の第3の実施形態におけるプラズマディスプレイ装置の構成



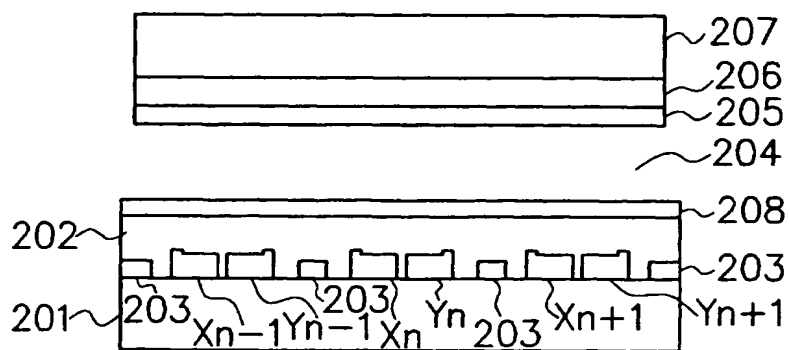
【図 9】

本発明の第 4 の実施形態におけるプラズマディスプレイ装置の構成

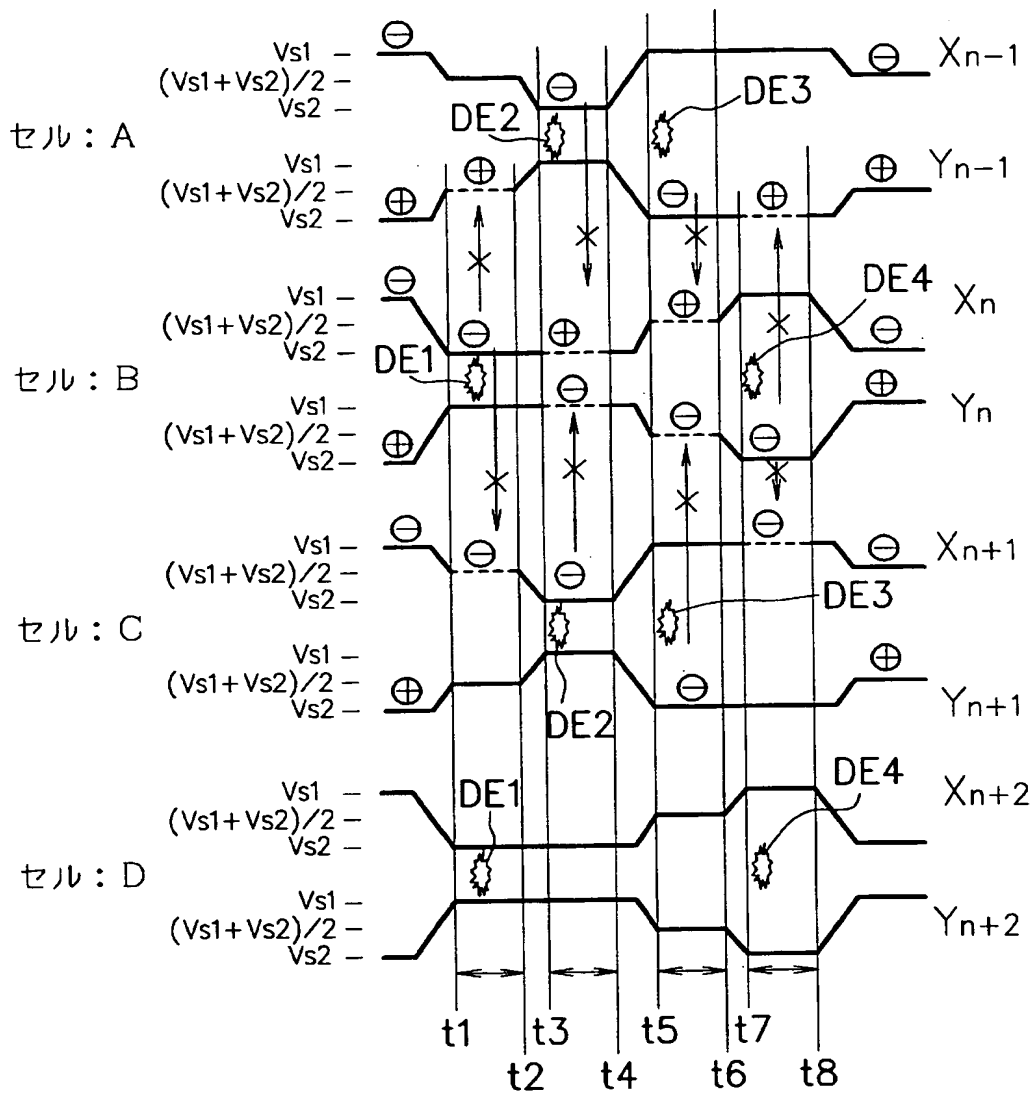


【図 11】

プログレッシブ方式

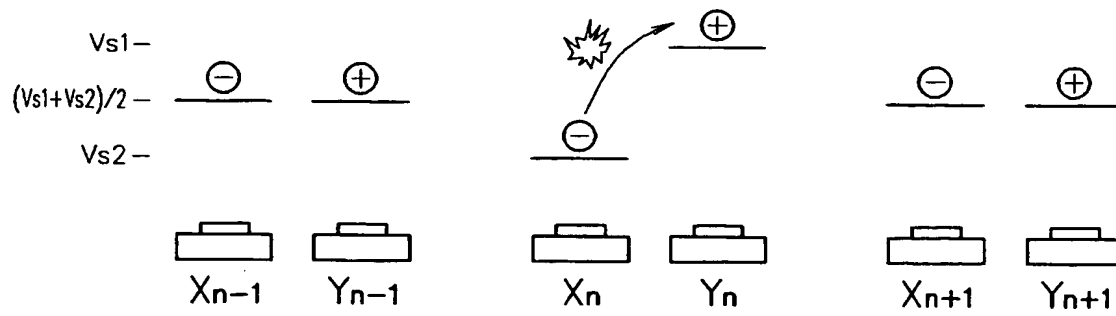


【図 12】

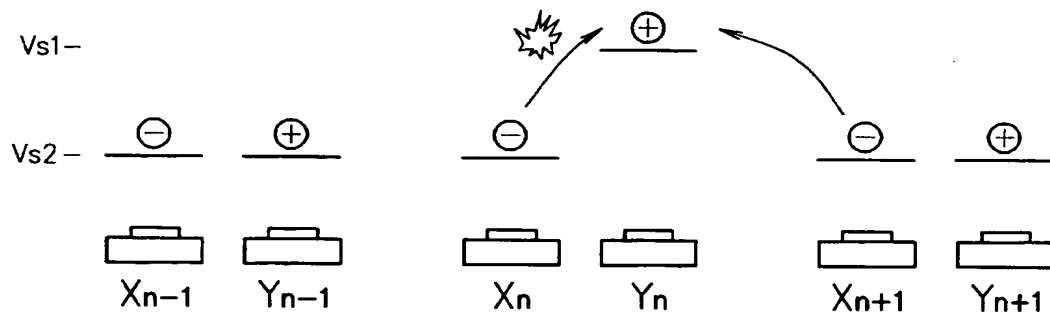


【図 13】

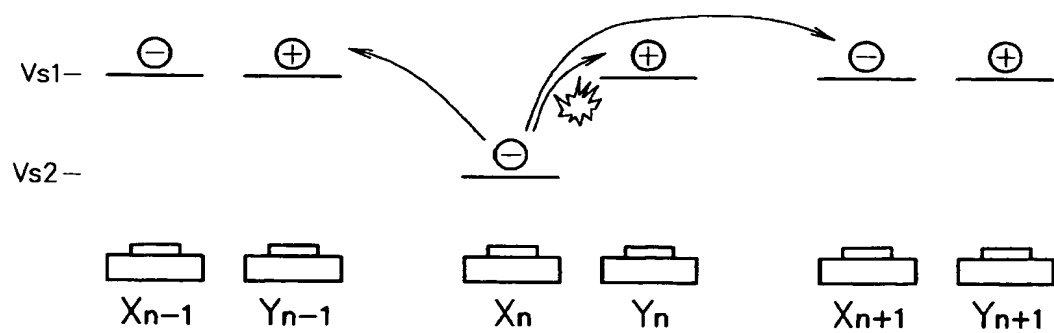
(A)



(B)

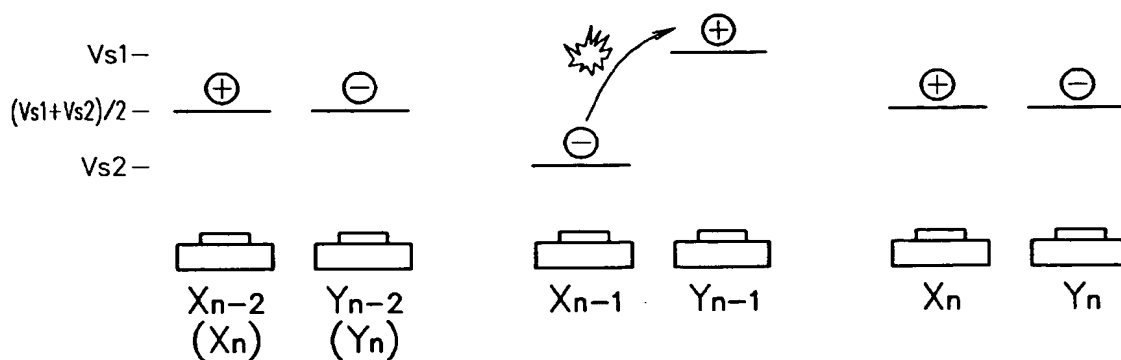


(C)

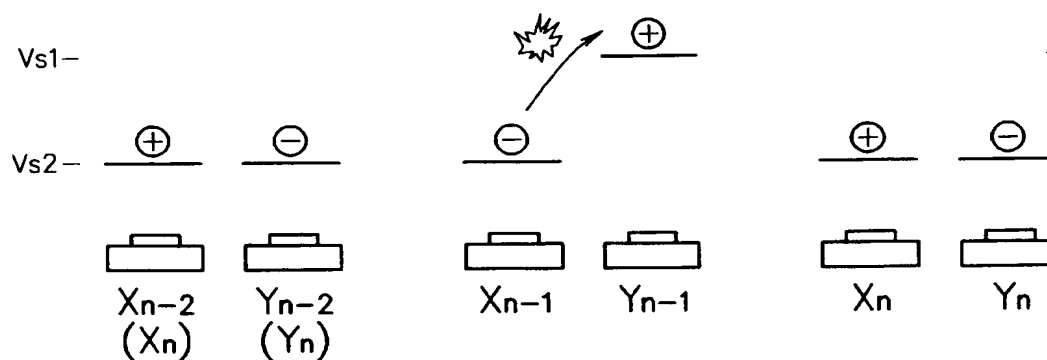


【図 14】

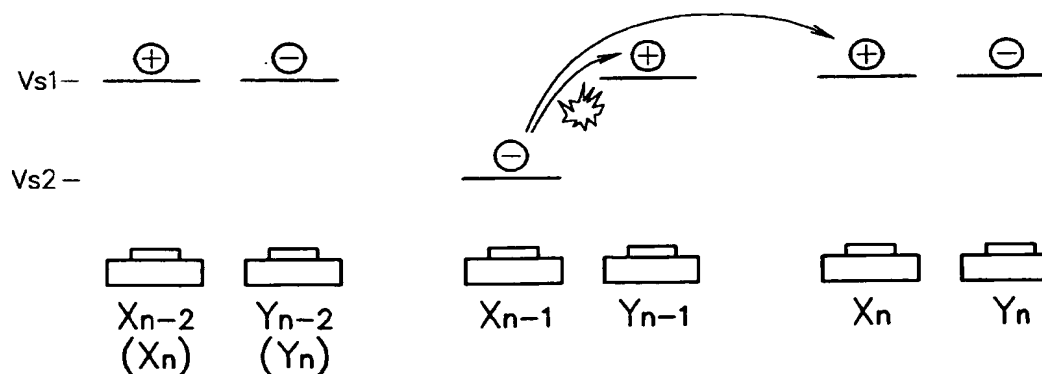
(A)



(B)

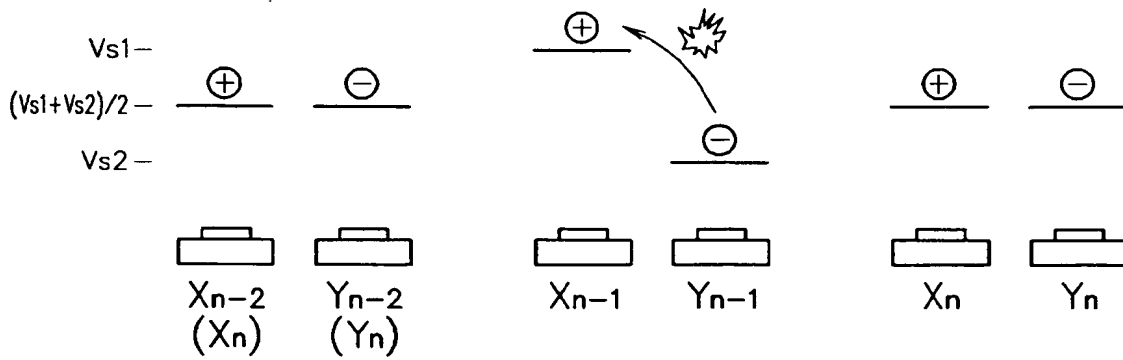


(C)

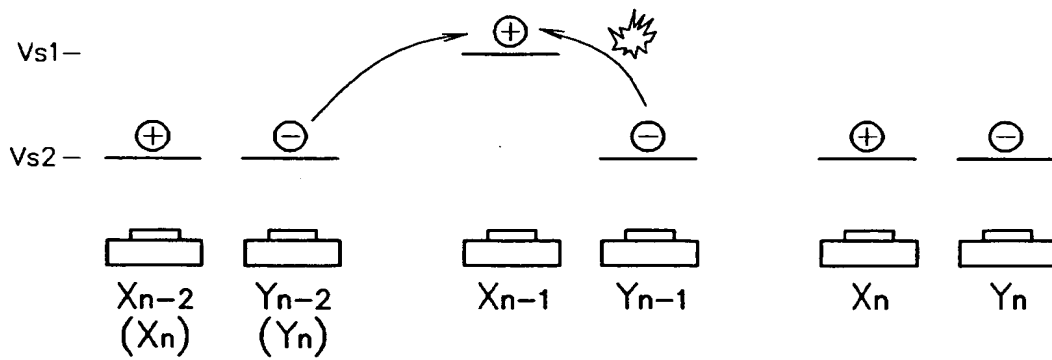


【図 15】

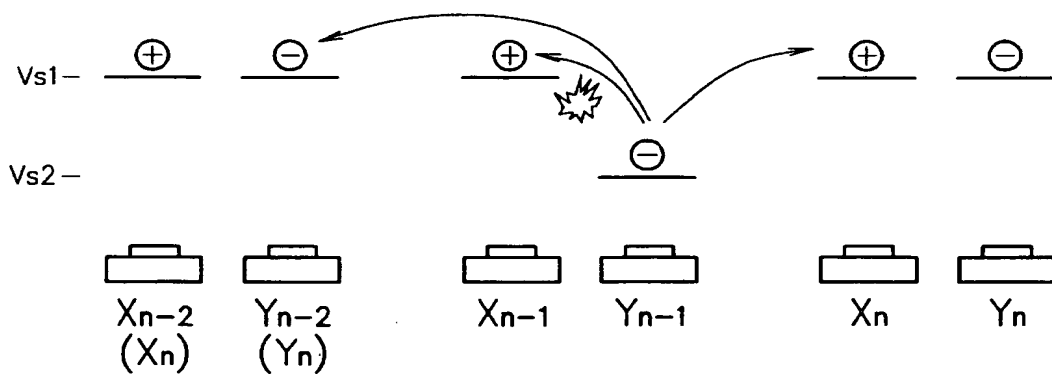
(A)



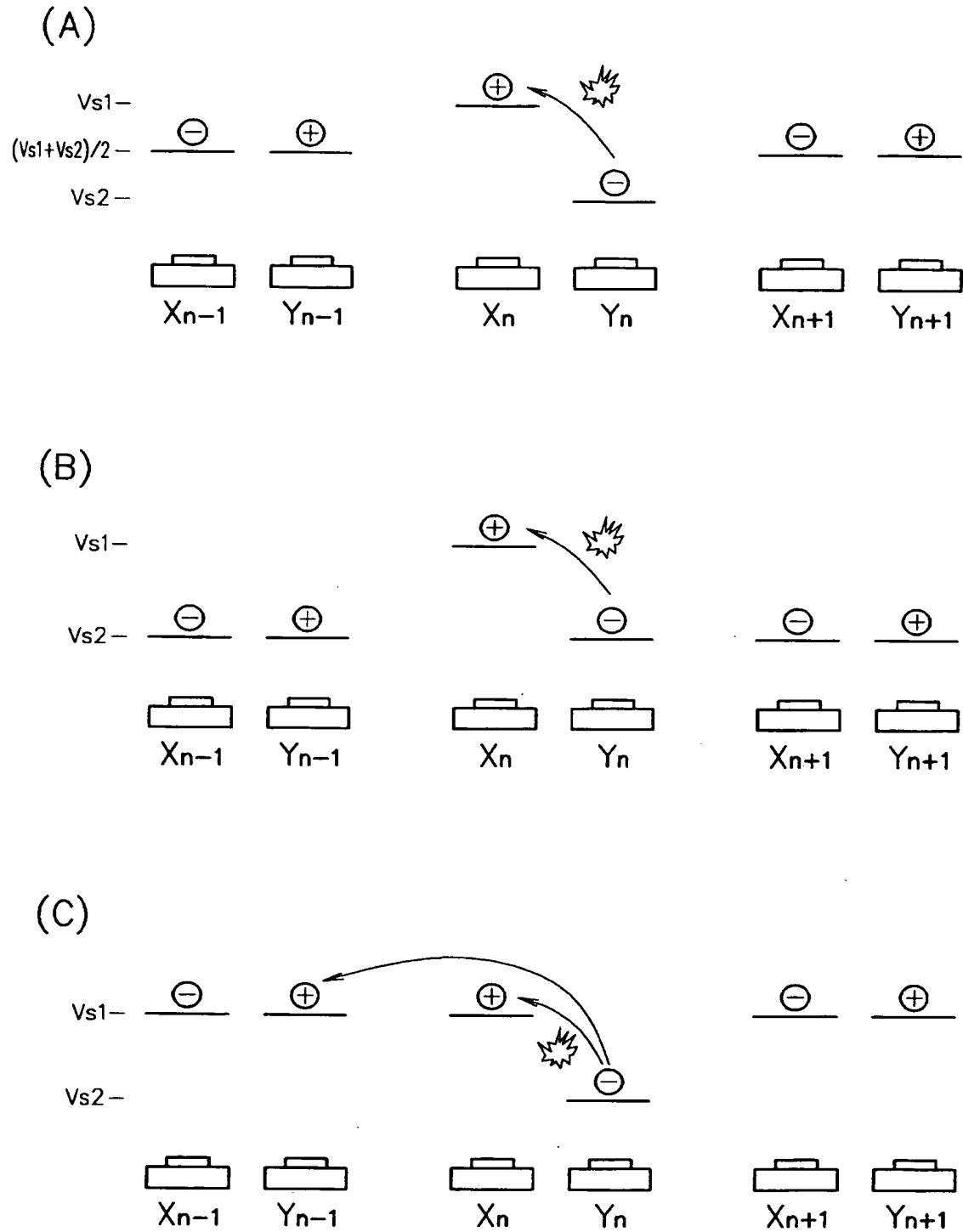
(B)



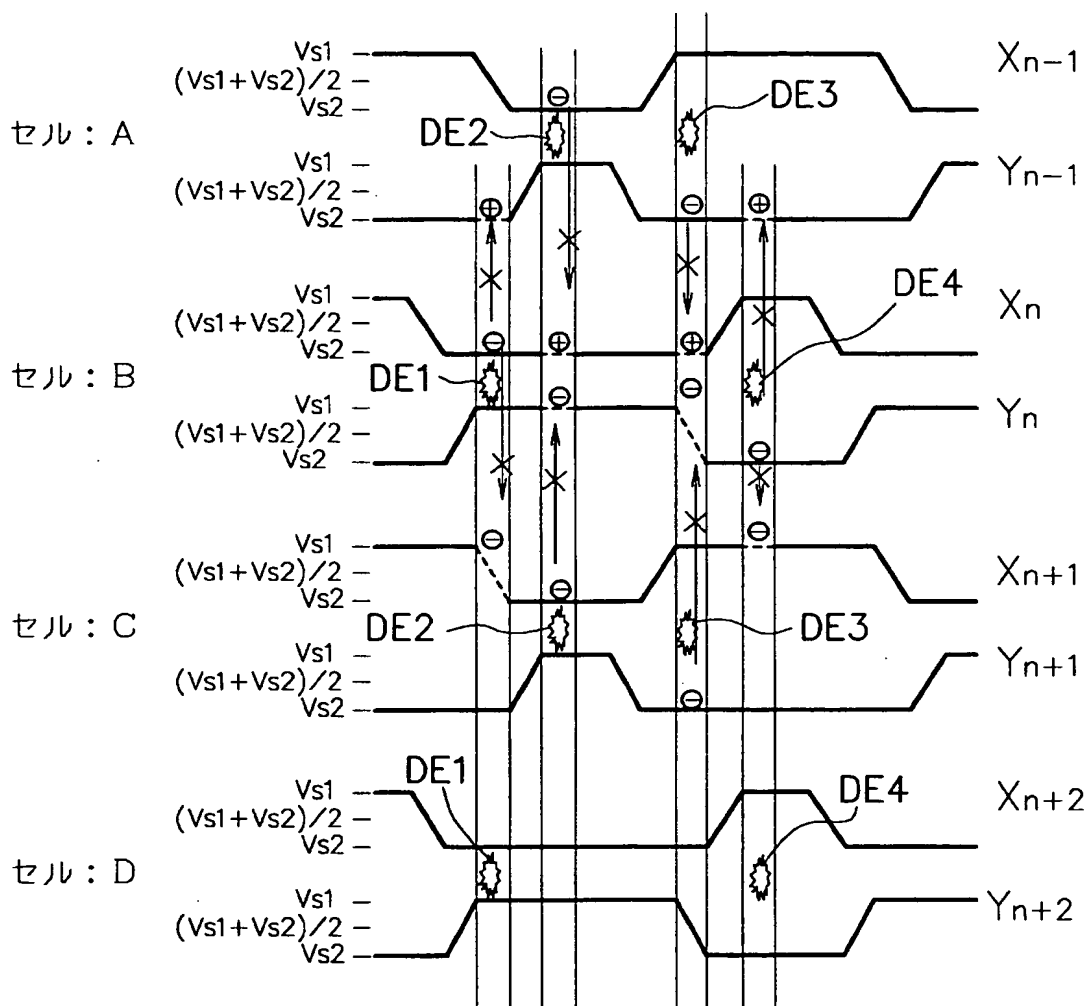
(C)



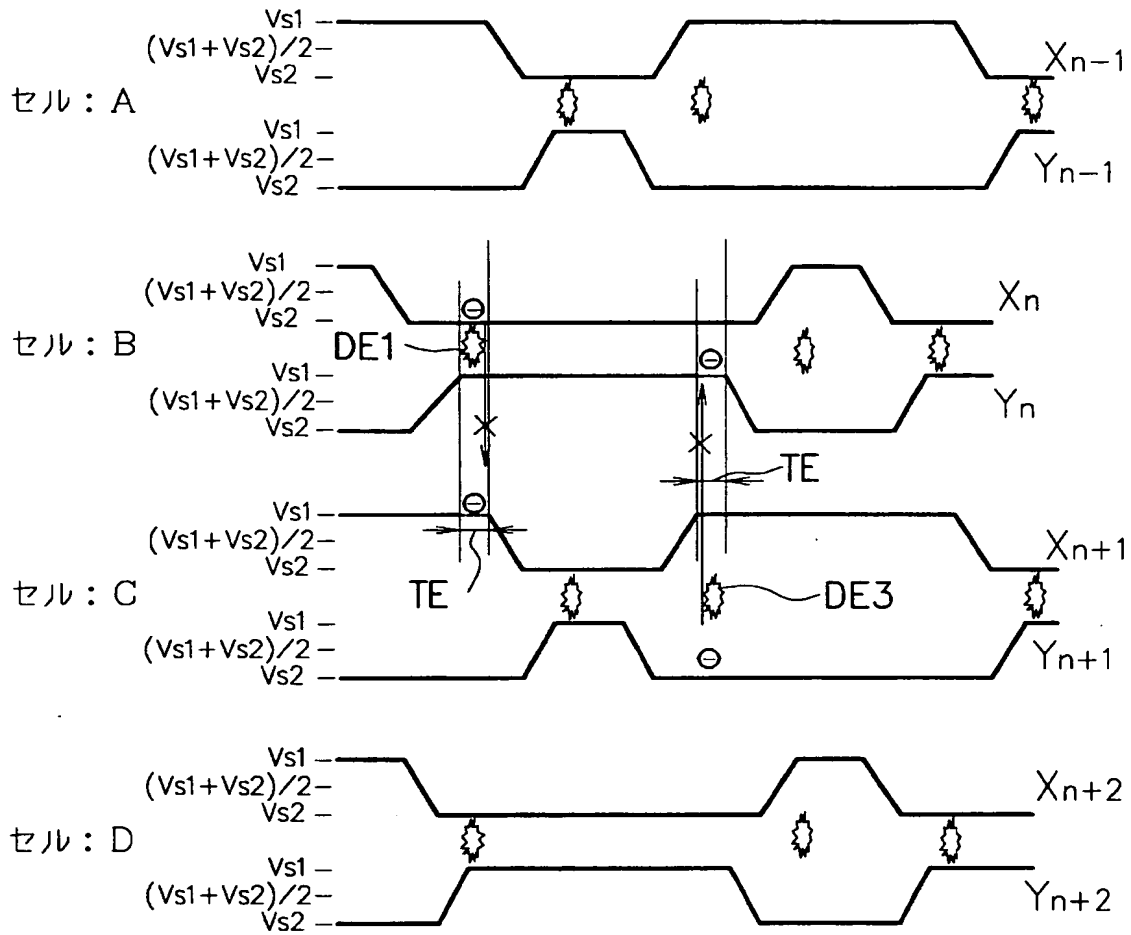
【図 16】



【図 17】

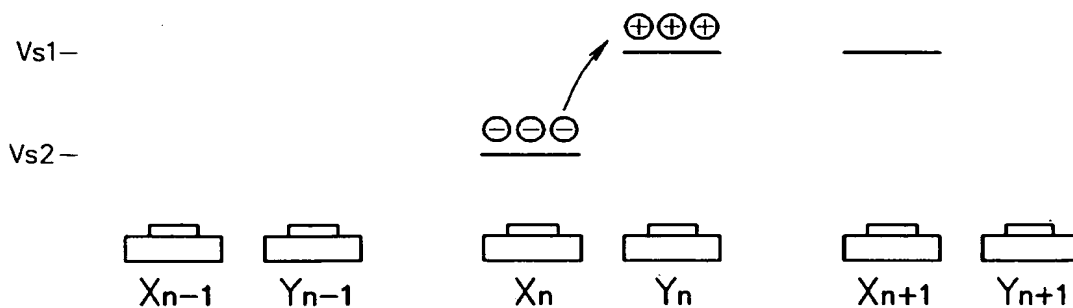


【図 18】

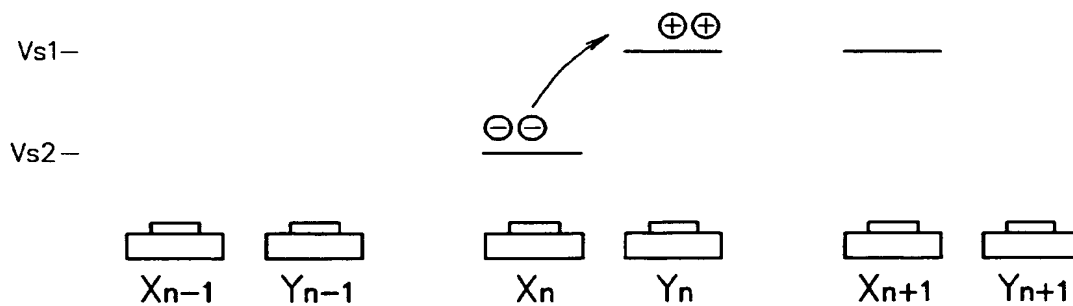


【図 19】

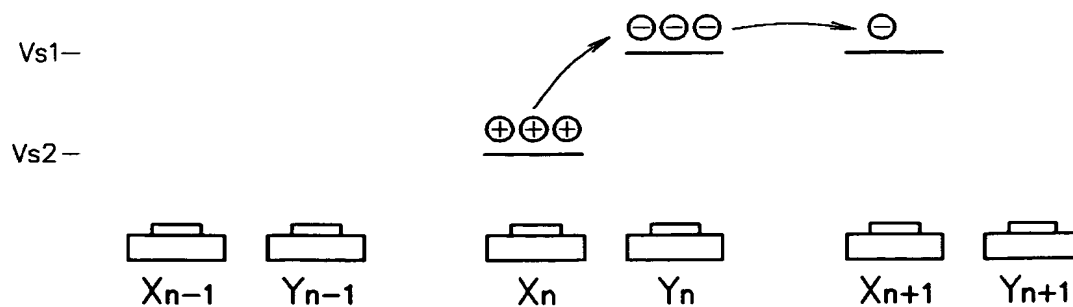
(A)



(B)

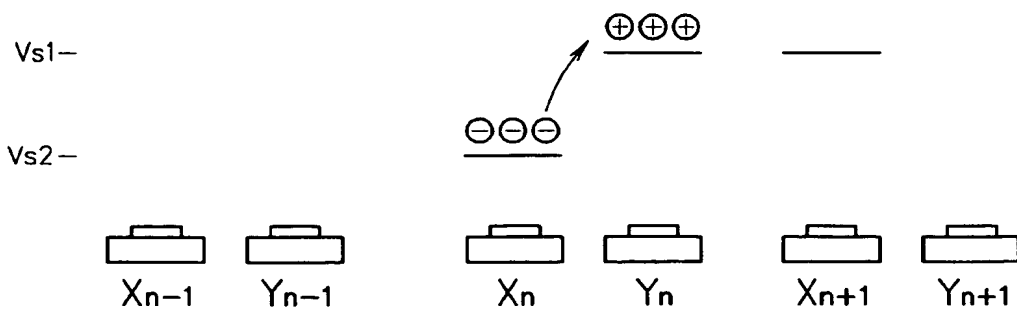


(C)

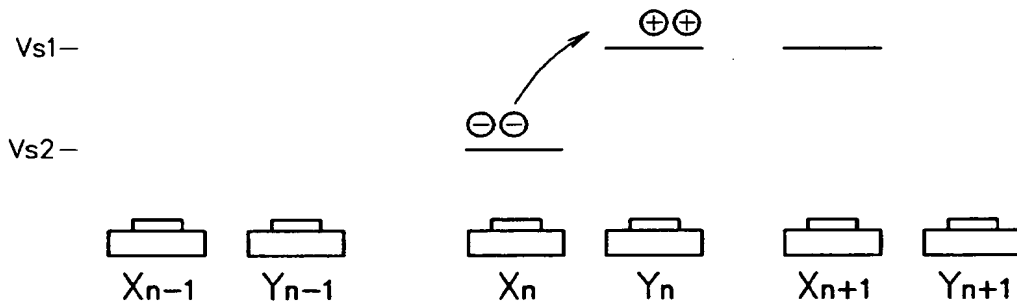


【図 20】

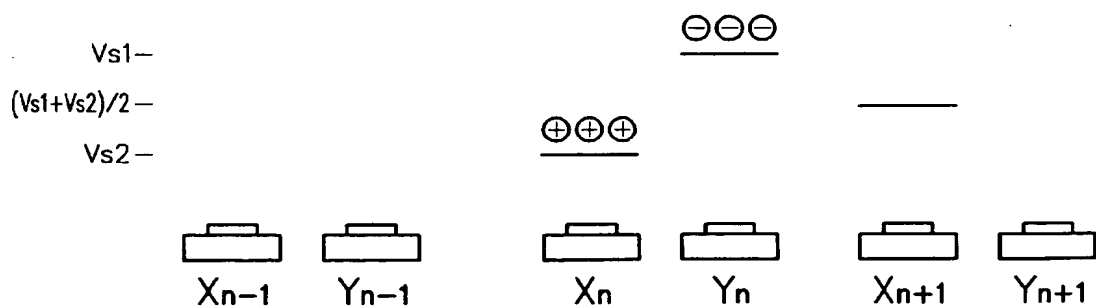
(A)



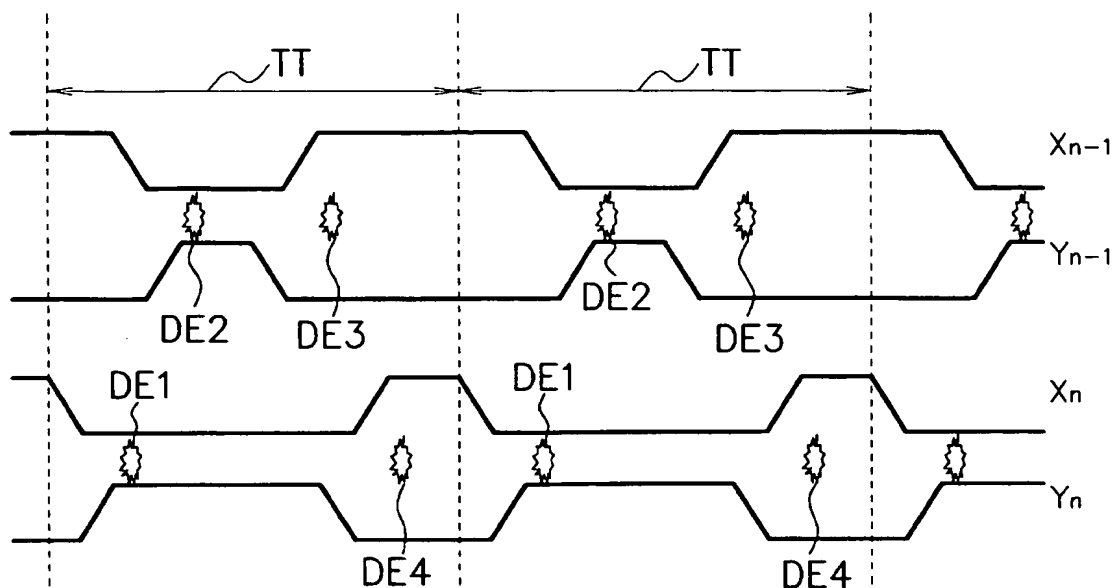
(B)



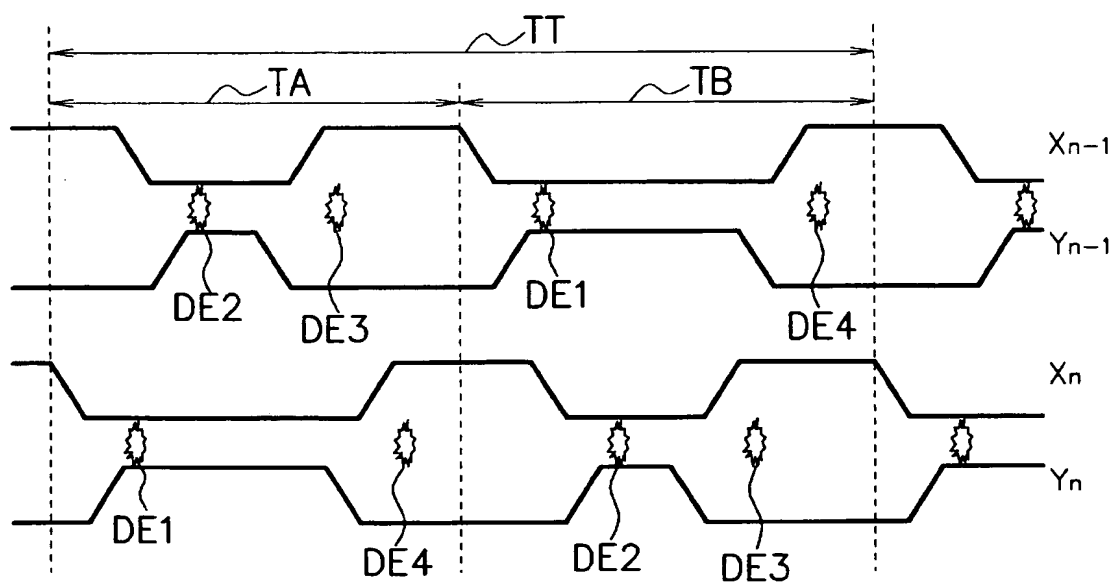
(C)



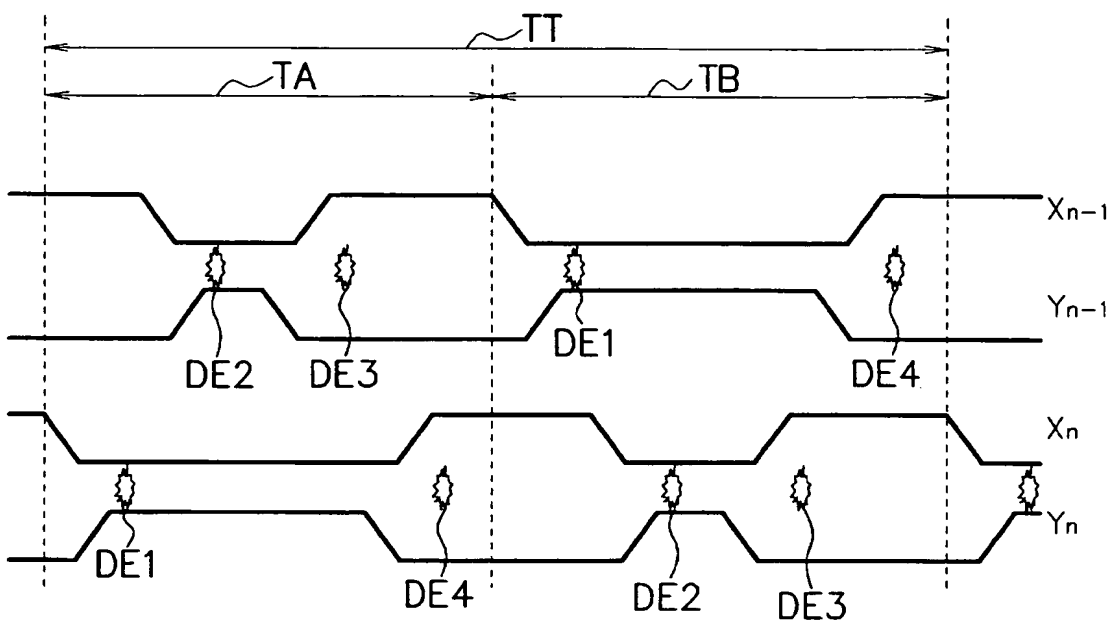
【図 2 1】



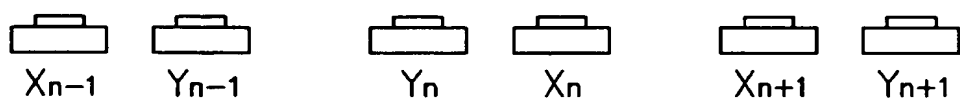
【図 2 2】



【図 23】

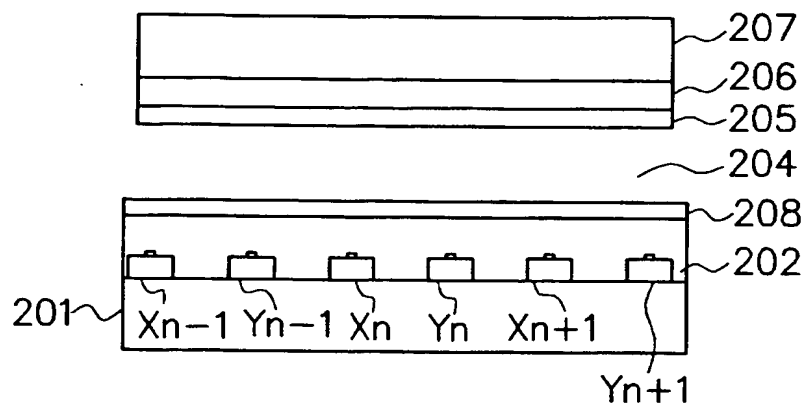


【図 24】

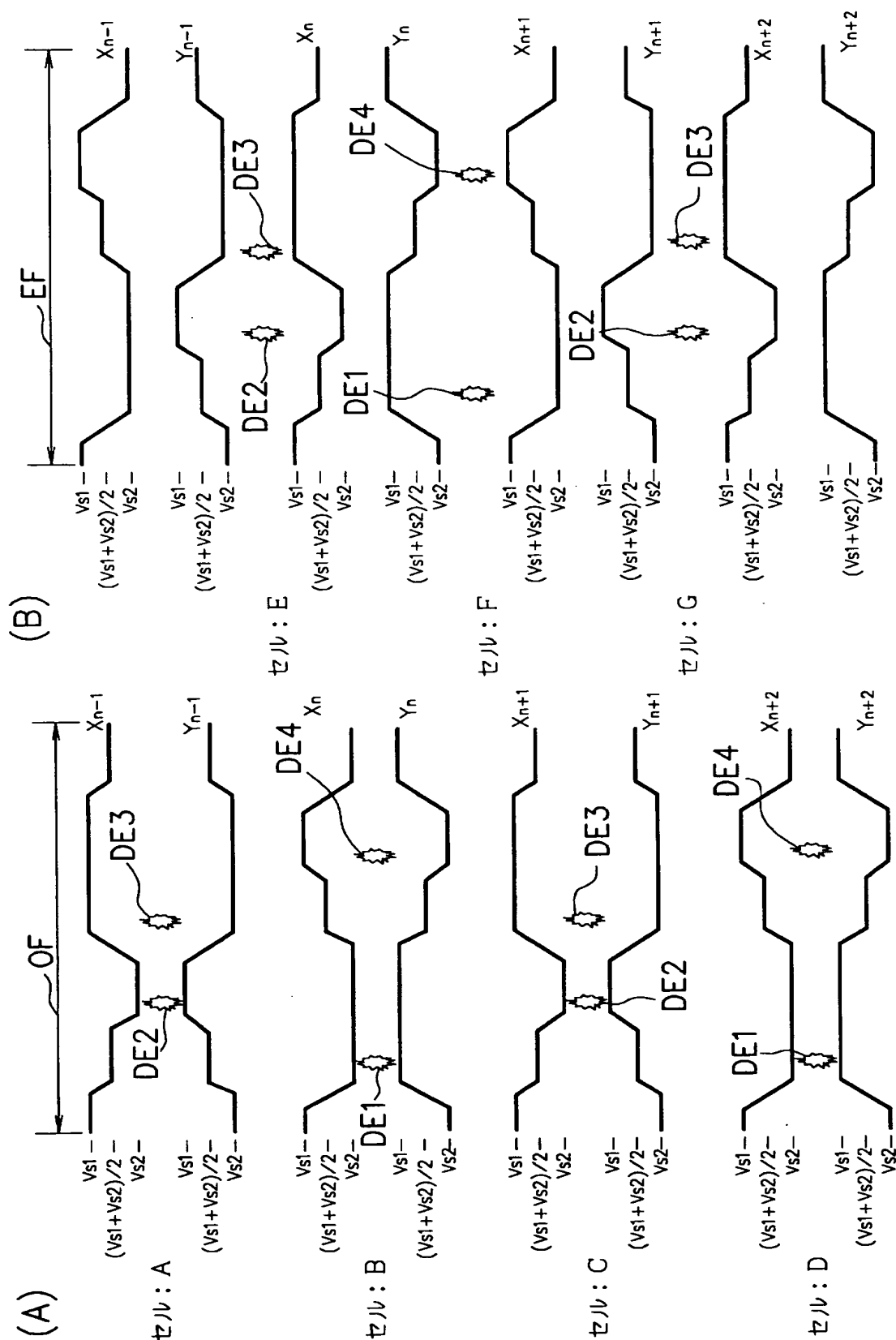


【図 25】

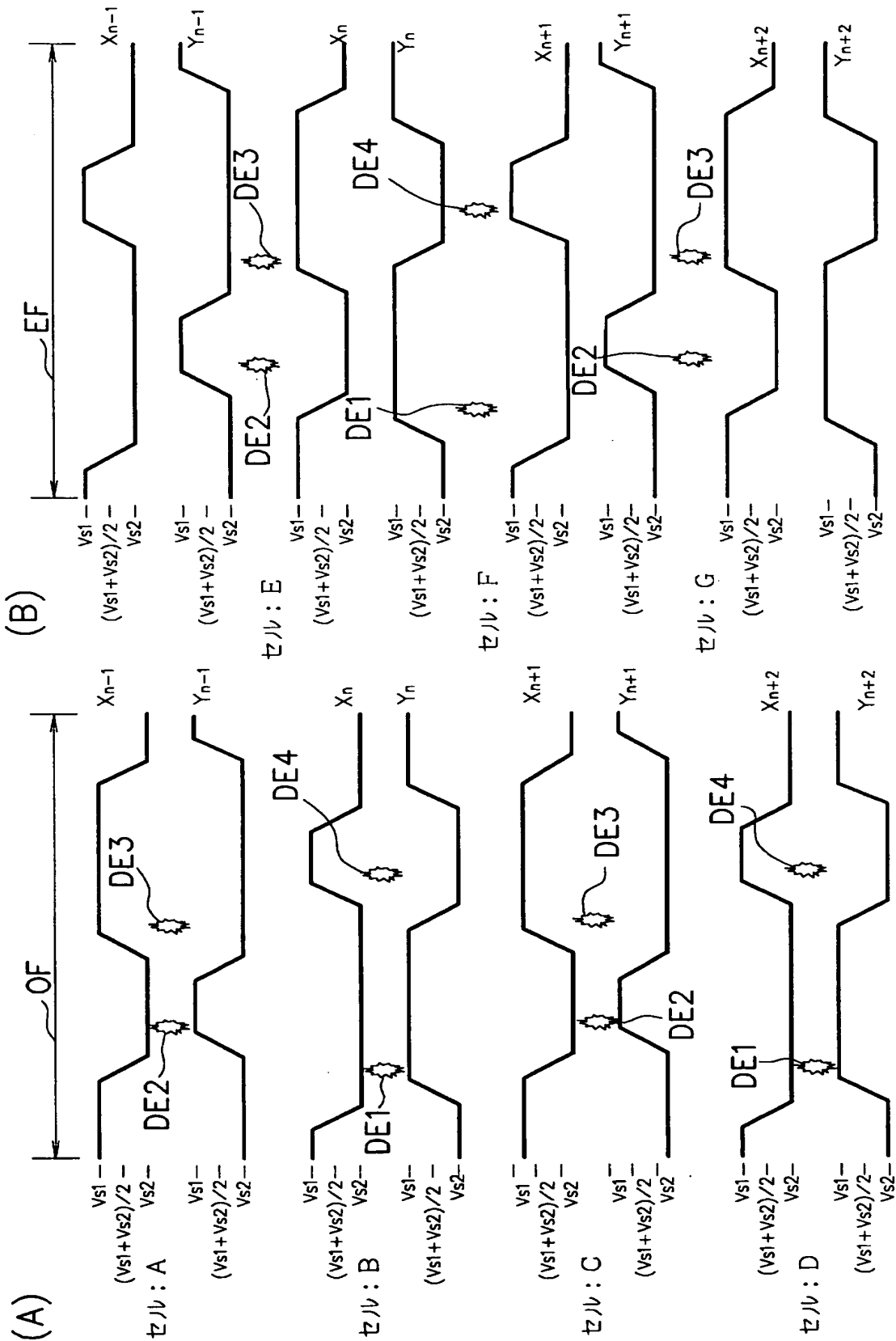
ALIS方式



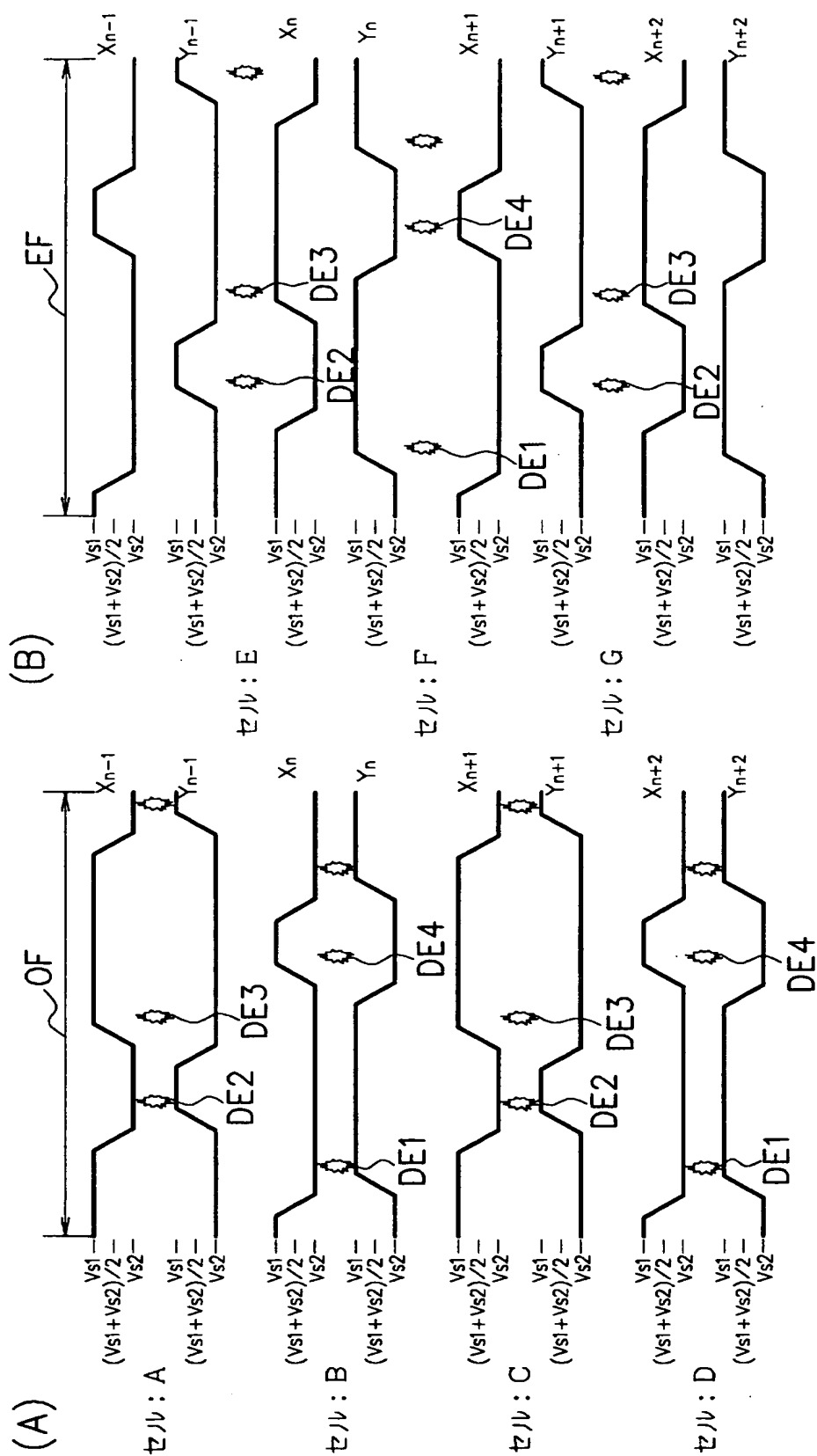
【図 26】



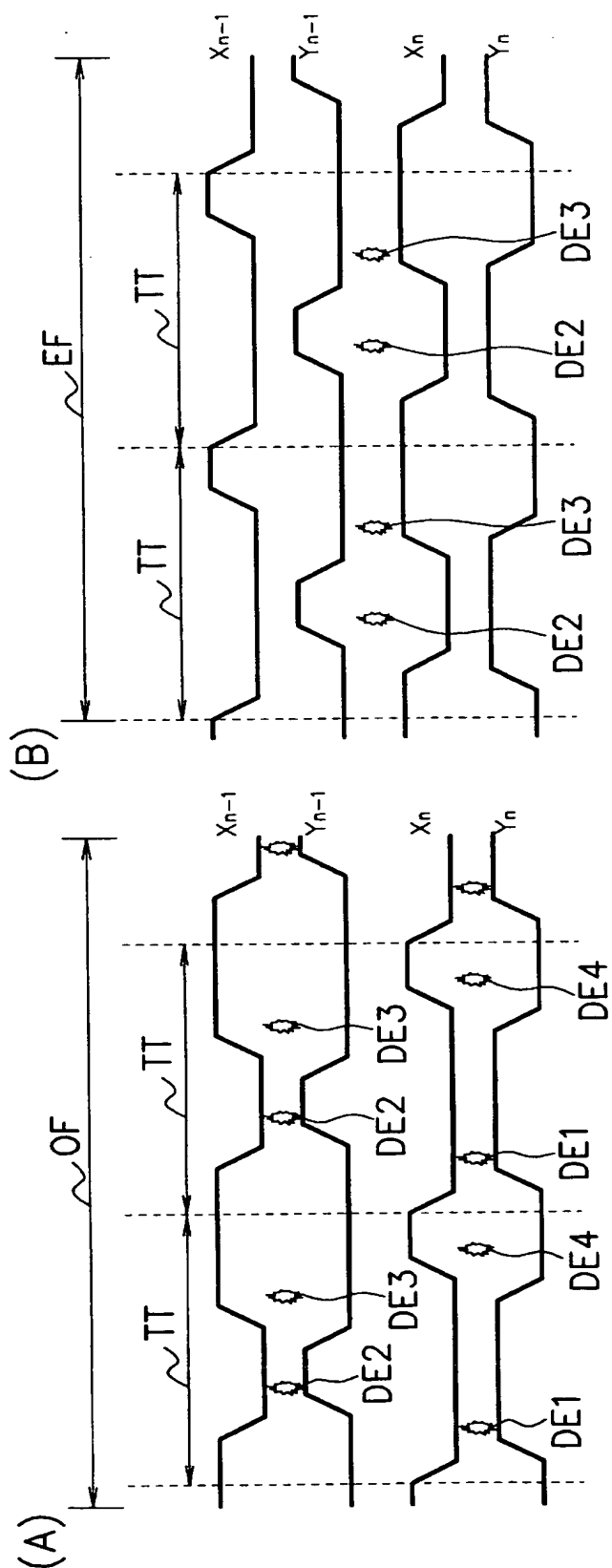
【図 27】



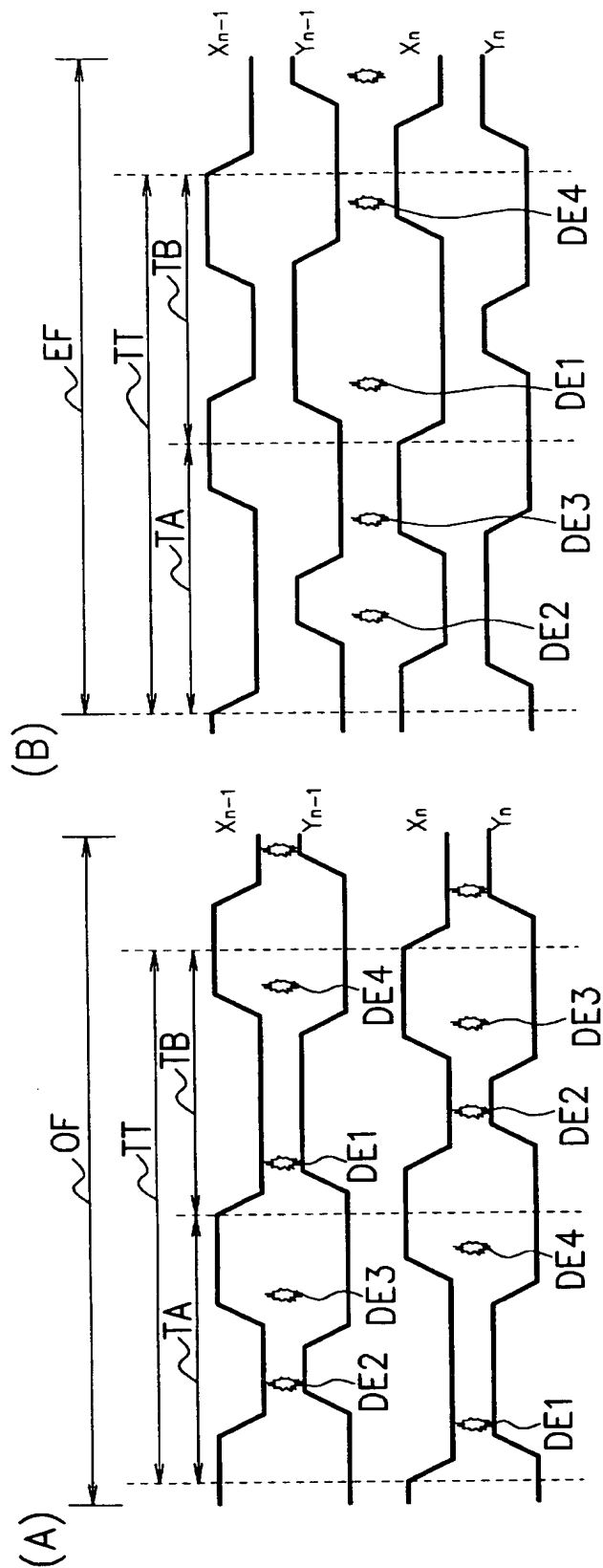
【図 28】



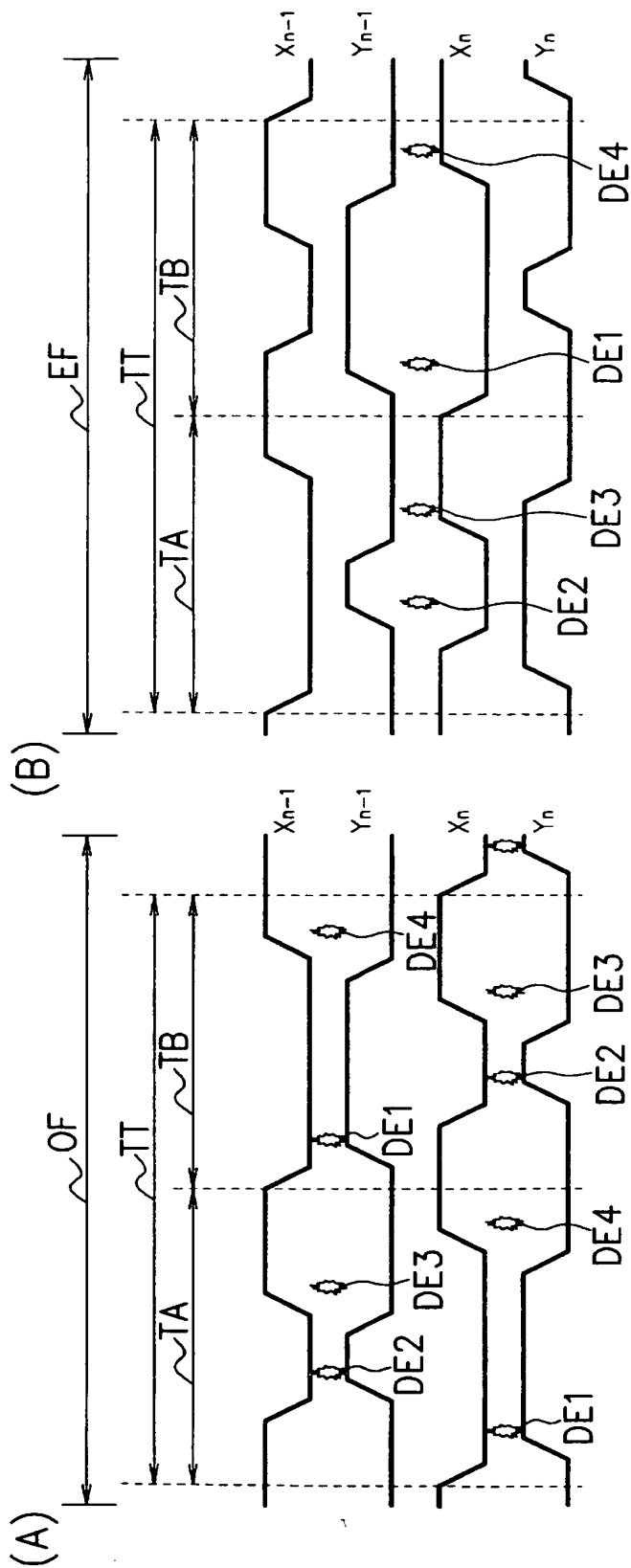
【図 29】



【図 30】

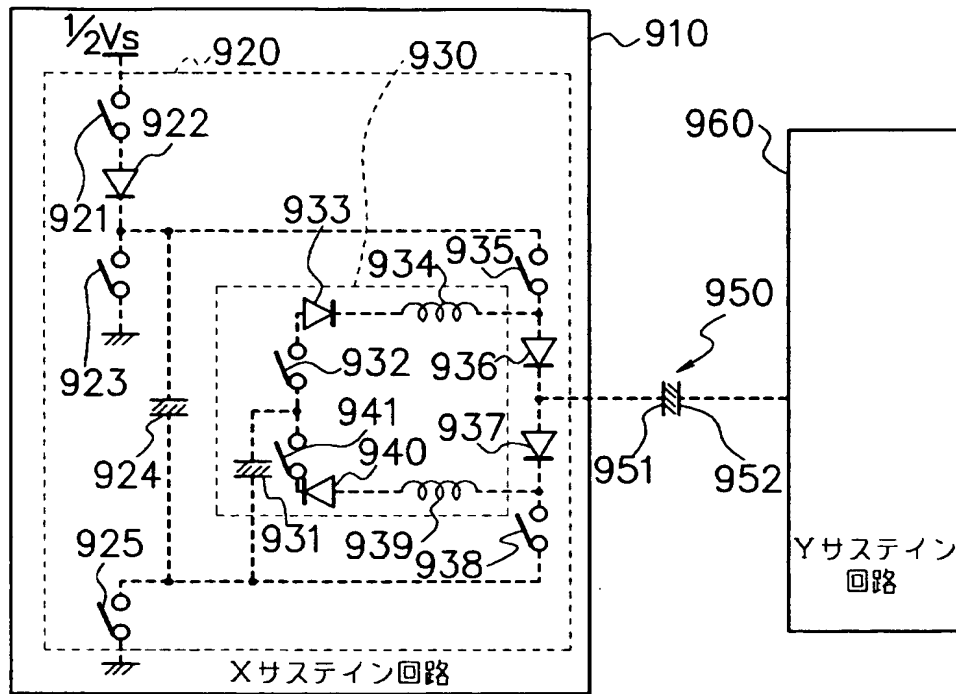


【図 31】

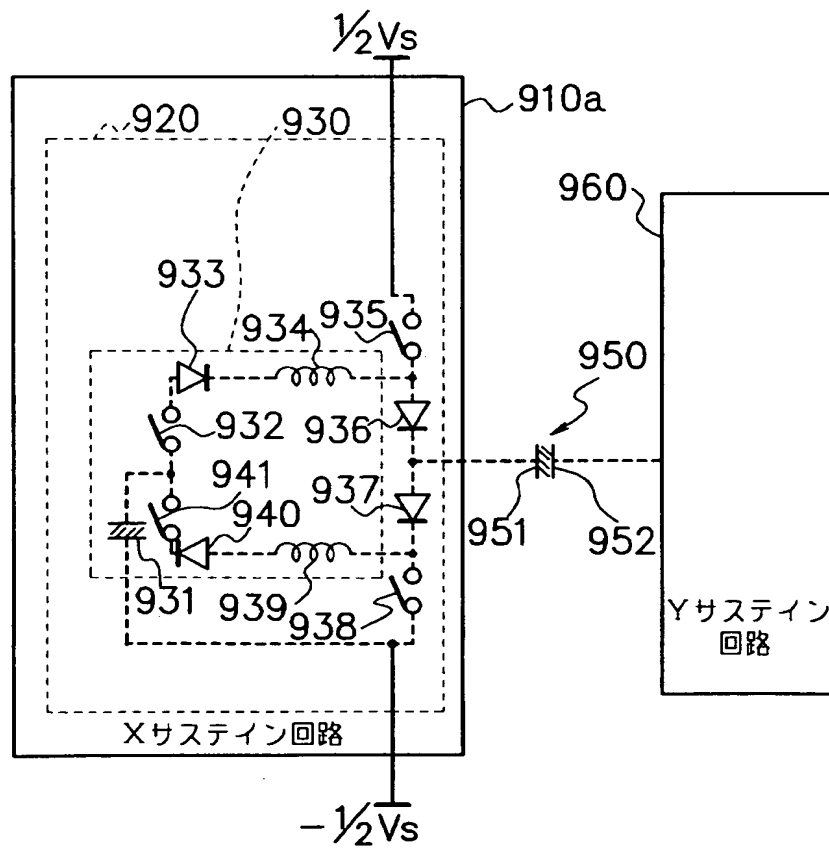


【図 3 2】

(A)

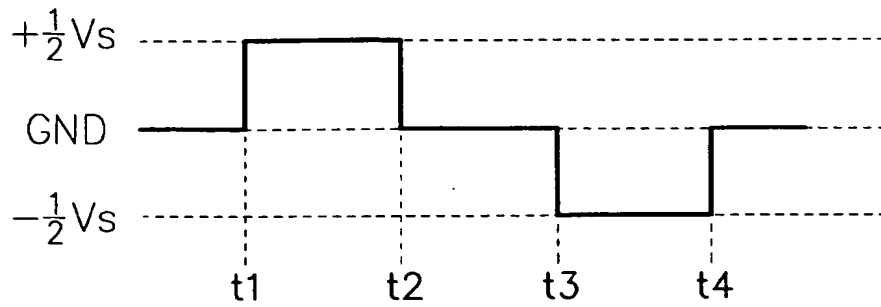


(B)

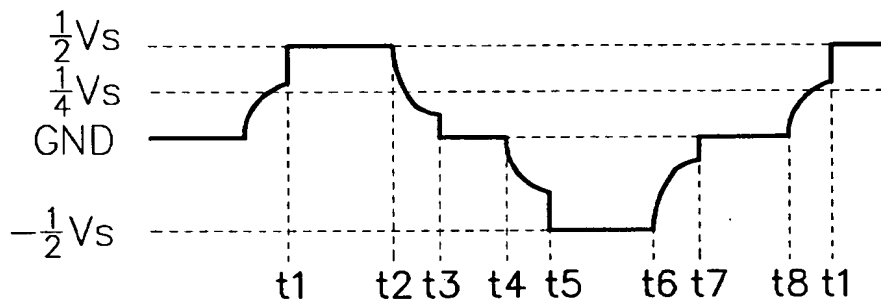


【図 33】

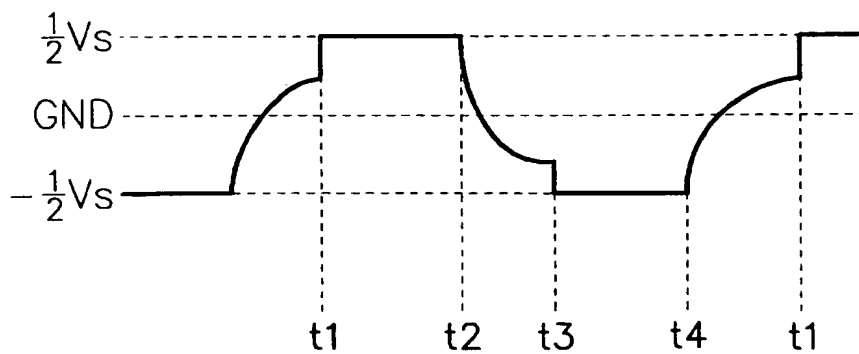
(A)



(B)

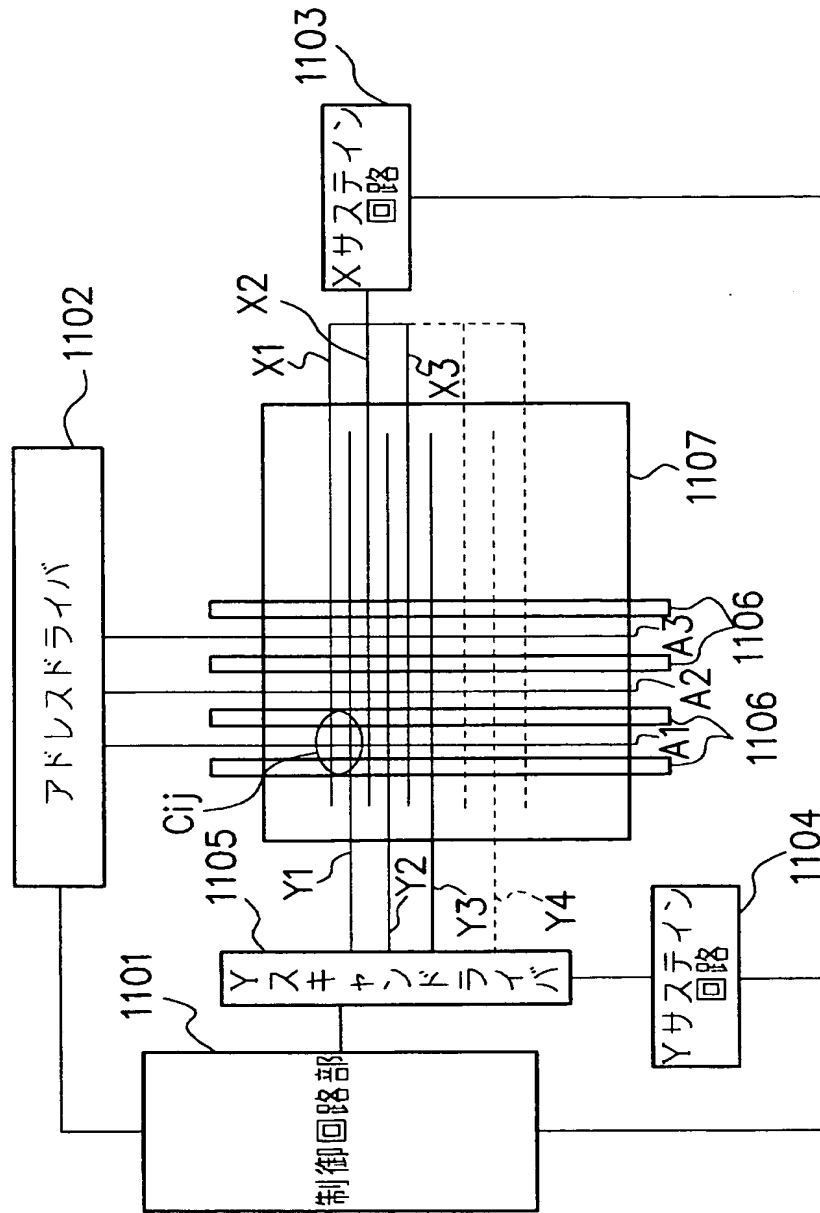


(C)



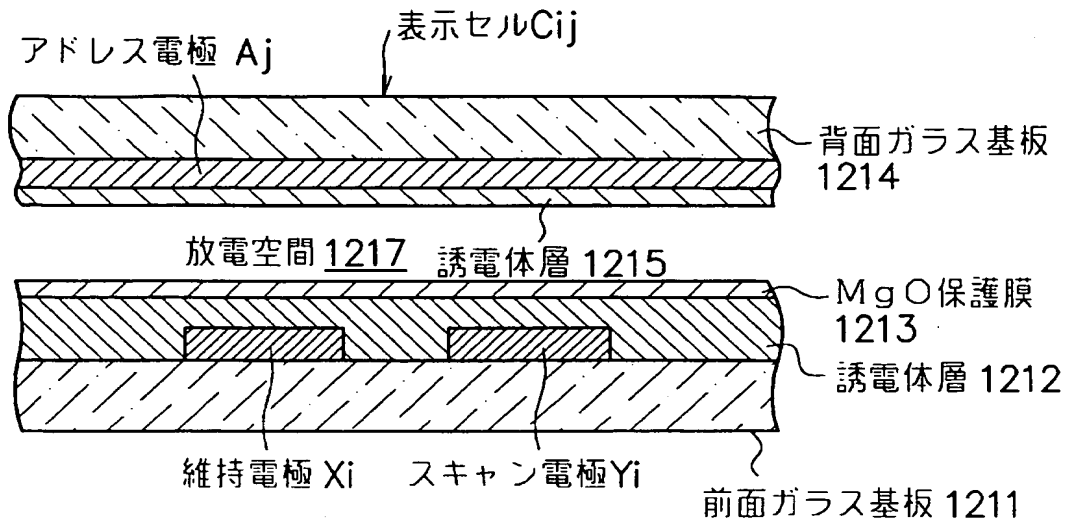
【図 34】

プラズマディスプレイ装置の基本構成

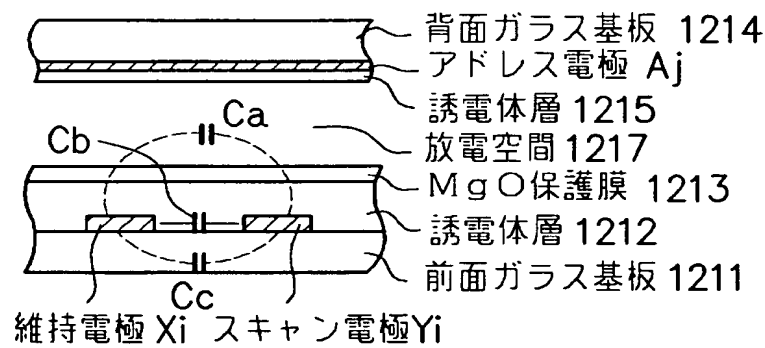


【図 35】

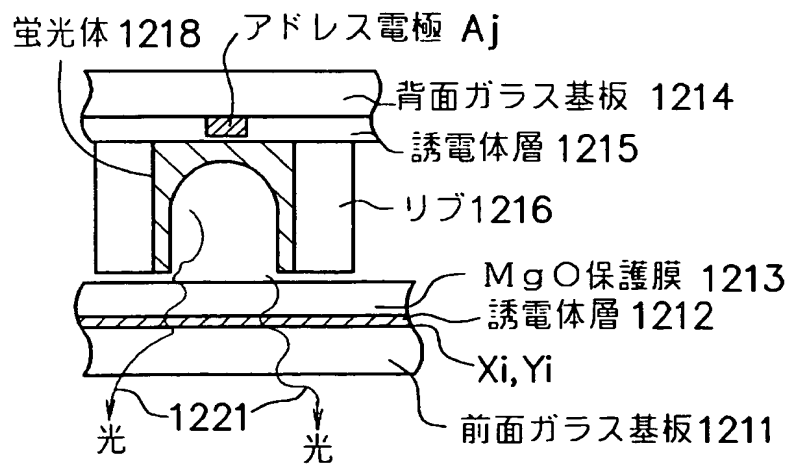
(A) 表示セル断面構成



(B) 容量 C_{psell} を示す図

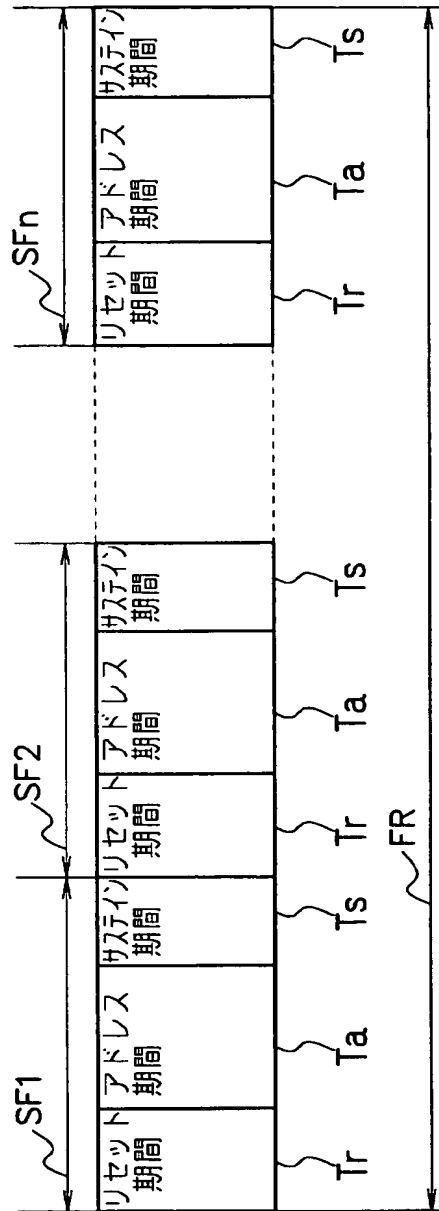


(C)

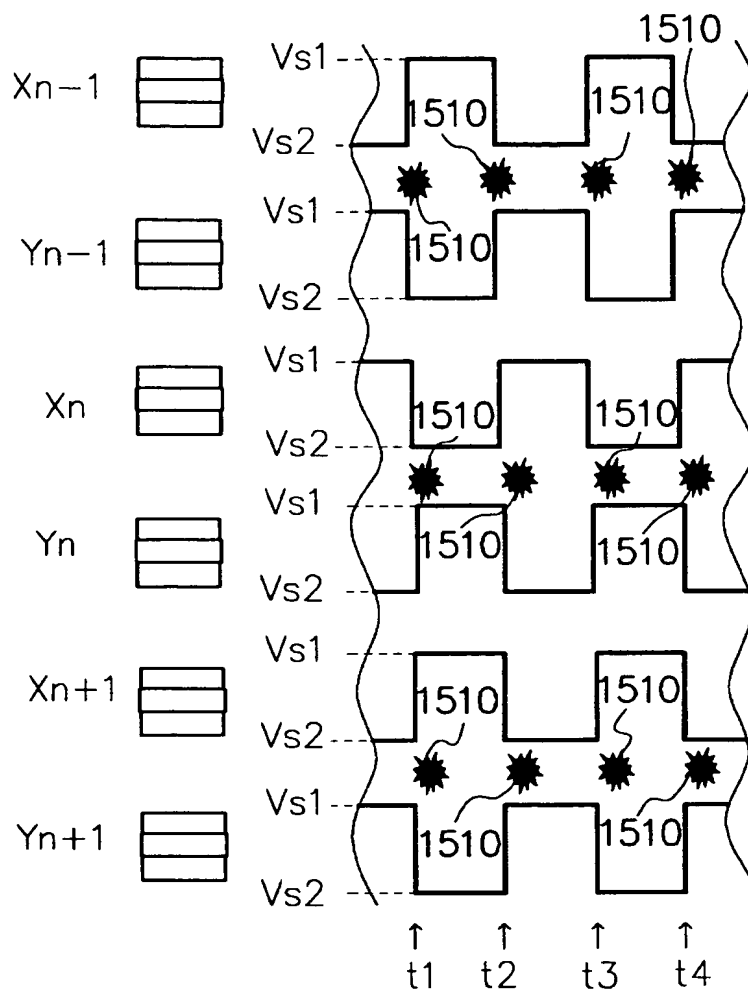


【図 36】

フレーム構成図



【図 38】



【書類名】 要約書

【要約】

【課題】 高画質表示モード、低電力表示モード、及び／又は高輝度表示モードを有するプラズマディスプレイ装置を提供することを課題とする。

【解決手段】 複数のX電極と、複数のX電極に隣接して配置され、複数のX電極との間に維持放電を発生させるための複数のY電極と、複数のX電極に維持放電電圧を印加するためのX電極駆動回路（103a, 103b）と、複数のY電極に維持放電電圧を印加するためのY電極駆動回路（104a, 104b）とを有するプラズマディスプレイ装置が提供される。X電極駆動回路及びY電極駆動回路は、所定の隣接電極の放電パルスが同時に同方向に上昇又は下降する第1のサステイン駆動モードと、すべての隣接電極の放電パルスが異なるタイミングで上昇又は下降する第2のサステイン駆動モードとを有する。

【選択図】 図1

特願 2 0 0 3 - 1 3 8 5 4 6

出 願 人 履 歴 情 報

識別番号

[5 9 9 1 3 2 7 0 8]

1. 変更年月日

1 9 9 9 年 9 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県川崎市高津区坂戸 3 丁目 2 番 1 号

氏 名

富士通日立プラズマディスプレイ株式会社